

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-102810

(43)Date of publication of application : 16.04.1996

(51)Int.Cl. H04N 1/00
H04N 1/00
G06T 1/00

(21)Application number : 06-239075

(71)Applicant : CANON INC

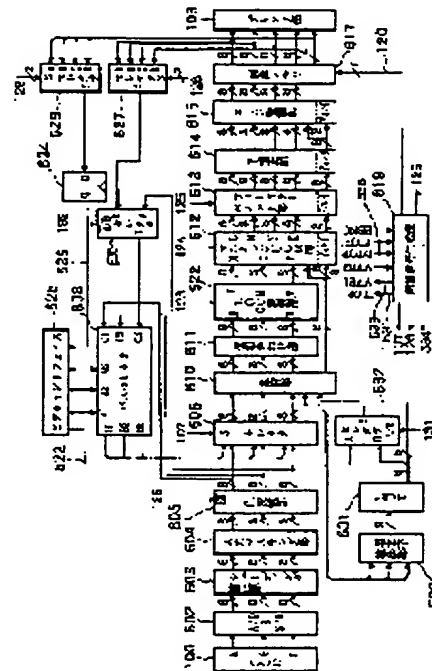
(22)Date of filing : 03.10.1994

(72)Inventor : KURITA MITSURU
KITAMURA TOSHIYUKI

(54) PICTURE PROCESSING SYSTEM AND ITS DEVICE/METHOD

(57)Abstract:

PURPOSE: To provide a picture processing system which can obtain maximum performance with a minimum hardware scale.
CONSTITUTION: When a color conversion processing by a color conversion part 605 is designated for executing a black character processing and a picture editing processing, a reader/printer connected to a duplicated system collectively and simultaneously transfers RGB picture signals to the other device through a video interface 625. When a painting processing and a free color processing and the like by a free color painting part 613 are designated, MCYK picture signals which are once stored in a picture memory 617 are facially sequentially transferred to the other device through the video interface 625.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]



4 1 9 9 6 0 2 2 0 0 9 6 1 0 2 8 1 0

(19)日本国特許庁（J P）

(12) 公開特許公報（A）

(11)特許出願公開番号

特開平8-102810

(43)公開日 平成8年(1996)4月16日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 1/00	1 0 4 B			
	E			
G 0 6 T 1/00		9365-5H	G 0 6 F 15/ 62	3 1 0 A

審査請求 未請求 請求項の数10 O L（全 33 頁）

(21)出願番号 特願平6-239075

(22)出願日 平成6年(1994)10月3日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 栗田 充

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 北村 敏之

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

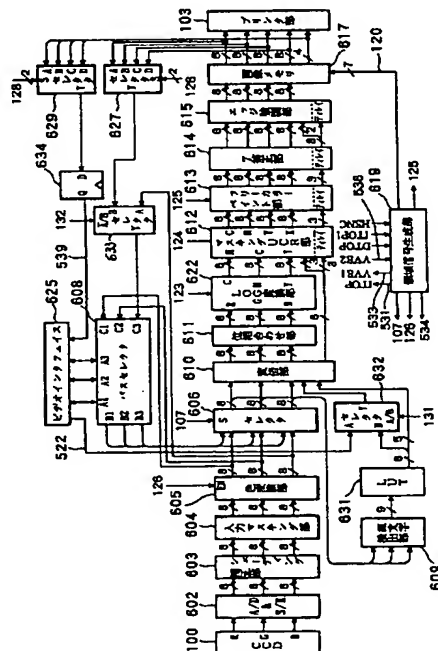
(74)代理人 弁理士 大塚 康徳（外1名）

(54)【発明の名称】 画像処理システムおよびその装置と方法

(57)【要約】

【目的】 最小のハードウェア規模で最大のパフォーマンスを得ることができる画像処理システムを提供する。

【構成】 重連システムに接続されたリーダプリンタは、黒文字処理と画像編集処理の両立を図るために、色変換部605による色変換処理が指定された場合はビデオインタフェイス625を介してRGB画像信号を一括同時に他の装置へ転送し、また、フリーカラーペイント部613によるペイント処理やフリーカラー処理などが指定された場合は、画像メモリ617に一旦記憶したMCYK画像信号をビデオインタフェイス625を介して面順次に他の装置へ転送する。



1

【特許請求の範囲】

【請求項1】 画像データに特定処理を施す処理部と、画像データを記憶する記憶部とをそれぞれ含む複数の画像形成装置を接続して画像を形成する画像形成システムであって、

前記複数の画像形成装置の一つで入力した画像データに前記処理部で特定処理を施してその装置内の前記記憶部に一旦記憶した後、記憶した画像データを他の装置内の前記記憶部に転送する第一の転送手段と、

前記複数の画像形成装置の一つで読込んだ画像データをそのまま前記他の装置に転送する第二の転送手段とを備え、

前記第二の転送手段によって転送されてきた画像データを受信した前記画像形成装置は、その画像データに前記処理部で特定処理を施して前記記憶部に記憶することを特徴とする画像形成システム。

【請求項2】 前記特定処理は黒文字処理であることを特徴とする請求項1に記載された画像形成システム。

【請求項3】 前記第一の転送手段はYMCK画像データを面順次で転送することを特徴とする請求項1または請求項2に記載された画像形成システム。

【請求項4】 前記第二の転送手段はRGB画像データを一度に転送することを特徴とする請求項1または請求項2に記載された画像形成システム。

【請求項5】 複数の画像形成装置を接続して画像を形成するシステムで使用される画像形成装置であって、画像データに特定処理を施す処理手段と、画像データを記憶する記憶手段と、入力された画像データに前記処理手段で特定処理を施して前記記憶手段に一旦記憶した後、記憶した画像データを他の装置内の記憶手段に転送する第一の転送手段と、入力された画像データをそのまま前記他の装置に転送する第二の転送手段とを備え、前記第二の転送手段によって転送されてきた画像データを受信した場合は、その画像データに前記処理手段で特定処理を施して前記記憶部に記憶することを特徴とする画像形成装置。

【請求項6】 前記特定処理は黒文字処理であることを特徴とする請求項5に記載された画像形成システム。

【請求項7】 前記第一の転送手段はYMCK画像データを面順次で転送することを特徴とする請求項5または請求項6に記載された画像形成装置。

【請求項8】 前記第二の転送手段はRGB画像データを一度に転送することを特徴とする請求項5または請求項6に記載された画像形成装置。

【請求項9】 画像データに特定処理を施す処理部と、画像データを記憶する記憶部とをそれぞれ含む複数の画像形成装置を接続して画像を形成する画像形成方法であって、前記複数の画像形成装置の一つで入力した画像データに

2

前記処理部で特定処理を施してその装置内の前記記憶部に一旦記憶する第一の記憶ステップと、

前記記憶ステップで記憶した画像データを他の装置内の前記記憶部に転送する第一の転送ステップと、

前記複数の画像形成装置の一つで読込んだ画像データをそのまま前記他の装置に転送する第二の転送ステップとを備え、

前記第二の転送ステップで転送されてきた画像データを受信した前記画像形成装置は、その画像データに前記処理部で特定処理を施して前記記憶部に記憶する第二の記憶ステップとを有することを特徴とする画像形成方法。

【請求項10】 前記特定処理は黒文字処理であることを特徴とする請求項9に記載された画像形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は画像処理システムおよびその装置と方法に関し、例えば、原稿を光学的に走査し読取った画像を電気信号に変換した画像データや、コンピュータ上で作成された画像データなどを出力することのできるデジタル複写機におけるシステム展開に関する。

【0002】

【従来の技術】 デジタル複写機を構成するリーダーとプリンタは、それぞれ画像読取装置と画像出力装置として単独で利用することが可能であるために、例えば、外部I/Fを用いて一般のコンピュータシステムと接続して画像の入出力装置として利用したり、複数組のリーダーとプリンタを分割して接続して、これらをコントロールする中央制御手段を設け、複数プリンタを同時に用いて高CVを確保するようなシステムが提唱されている。

【0003】 一方、原稿を読取った画像のみでなく、多種多様の画像（例えばCG画像）を出力したいという要求は依然として高く、この機能は現在のデジタル複写機には必須である。

【0004】

【発明が解決しようとする課題】 しかし、上記従来例においては、次のような問題点があった。

【0005】 前述したようなデジタル複写機におけるシステム展開を考えた場合、そのテーマの一つに「複数出力装置を同時に用いて高CVを達成できるシステム構成をとる」が挙げられる。従来のように複数組のリーダーとプリンタを接続し、これらをコントロールする中央制御装置を用いるような手法においては、中央制御装置の構成を考える際に、接続できるリーダーとプリンタのセット数を決定しなければならず、必要に応じて柔軟にシステムを拡張するという点において限界が生じる。

【0006】 本発明は、上述の問題を解決するためのものであり、最小のハードウェア規模で最大のパフォーマンスを得ることができる画像処理システムおよびその装置と方法を提供することを目的とする。

【0007】

【課題を解決するための手段】および

【作用】本発明は、前記の目的を達成する一手段として、以下の構成を備える。

【0008】本発明にかかる画像形成システムは、画像データに特定処理を施す処理部と、画像データを記憶する記憶部とをそれぞれ含む複数の画像形成装置を接続して画像を形成する画像形成システムであって、前記複数の画像形成装置の一つで入力した画像データに前記処理部で特定処理を施してその装置内の前記記憶部に一旦記憶した後、記憶した画像データを他の装置内の前記記憶部に転送する第一の転送手段と、前記複数の画像形成装置の一つで読込んだ画像データをそのまま前記他の装置に転送する第二の転送手段とを備え、前記第二の転送手段によって転送されてきた画像データを受信した前記画像形成装置は、その画像データに前記処理部で特定処理を施して前記記憶部に記憶することを特徴とする。

【0009】本発明にかかる画像形成装置は、複数の画像形成装置を接続して画像を形成するシステムで 사용되는画像形成装置であって、画像データに特定処理を施す処理手段と、画像データを記憶する記憶手段と、入力された画像データに前記処理手段で特定処理を施して前記記憶手段に一旦記憶した後、記憶した画像データを他の装置内の記憶手段に転送する第一の転送手段と、入力された画像データをそのまま前記他の装置に転送する第二の転送手段とを備え、前記第二の転送手段によって転送されてきた画像データを受信した場合は、その画像データに前記処理手段で特定処理を施して前記記憶部に記憶することを特徴とする。

【0010】本発明にかかる画像形成方法は、画像データに特定処理を施す処理部と、画像データを記憶する記憶部とをそれぞれ含む複数の画像形成装置を接続して画像を形成する画像形成方法であって、前記複数の画像形成装置の一つで入力した画像データに前記処理部で特定処理を施してその装置内の前記記憶部に一旦記憶する第一の記憶ステップと、前記記憶ステップで記憶した画像データを他の装置内の前記記憶部に転送する第一の転送ステップと、前記複数の画像形成装置の一つで読込んだ画像データをそのまま前記他の装置に転送する第二の転送ステップとを備え、前記第二の転送ステップで転送されてきた画像データを受信した前記画像形成装置は、その画像データに前記処理部で特定処理を施して前記記憶部に記憶する第二の記憶ステップとを有することを特徴とする。

【0011】

【実施例】デジタル複写機の高速化に伴い、複写機内部に読取った画像データを記憶するためのフルページメモリを搭載したデジタル複写機がある。このようなデジタル複写機では読取った画像データを、一旦、ページメモリに記憶して、これを読出すことで複写出力を得

るように構成されているために、画像読取動作と画像書出動作のタイミングには、従来の複写機に比べより柔軟性がある。このような構成のデジタル複写機において、ページメモリに画像データを書込むための制御信号を複写機外からも供給できる構成にし、画像信号とともに複写機から入出力を切替える手段を備えて、他の複写機などで発生された画像信号をページメモリに記憶できるようにすれば、必要なCVに応じてシステム構成台数を変更することが可能な、柔軟な拡張性を備えたシステムを構築することができる。

【0012】一方、前述した多種多様の画像（例えばCG画像）を出力する機能は、画像メモリ装置をデジタル複写機に接続し、それらの画像を、一旦、上記したメモリへ書込むことで実現できる。

【0013】さて、こうしたシステムの構築を単純に考えると、各複写機に双方向のインタフェースを一つずつ備え、あるリーダーで読取られた画像をすべての複写機のページメモリに書込むシステムが、まず考えられる。しかし、このようなシステムでは、インタフェース上で一つの出力ドライバがN個の入力ドライバをドライブしなければならないため、装置の接続数、インタフェースのケーブル長などが制限され、拡張性に欠けることになる。

【0014】このような機能を実現する一実施例の画像形成システムを図面を参照して詳細に説明する。

【0015】図1は本発明にかかる一実施例の画像形成システムを構成するデジタル複写機の概観図で、大きく二つの構成に分けられる。101はリーダー部で、カラー原稿画像を読取り、さらにデジタル編集処理などを行う。103はプリンタ部で、異なる像担持体を備え、リーダー部101から送られてくる各色のデジタル画像信号に応じてカラー画像を再現する。なお、リーダー部101にセットされた原稿フィーダ102は、リーダー部101の原稿読取エリアへ自動的に原稿を搬送する公知のオプション機器である。

【0016】図1に示すデジタル複写機は、さらにメモリユニット(IPU)とのインタフェースおよび他のリーダーとのインタフェースを備えるが、これらについては後述する。

【0017】〔プリンタ部の構成〕図1において、301はポリゴンスキャナで、不図示のレーザ制御部から出力されたレーザビームを走査して、後述する画像形成部302～305の感光ドラムの所定位置を感光させる。図2に示すように、ポリゴンスキャナ301は、レーザ制御部によりM CYK独立に駆動されるレーザ素子501～504で発光されたレーザビームを、各色に対応する画像形成部の感光ドラム上に走査する。505～508はそれぞれビーム検知センサ（以下「BDセンサ」という）で、走査されたレーザビームを検知して主走査同期信号を生成する。このように、二枚のポリゴンミラーを同一軸上に配置して、一つのモ

5

ータで回転させる場合、例えば、M、CとY、Kのレーザビームはその主走査方向が互いに逆になる。そのため、通常は、一方のM、C画像に対して、他方のY、K画像の画像データは、主走査方向に対して鏡像になるようにする。

【0018】再び、図1において、302はM画像形成部、303はC画像形成部、304はY画像形成部、305はK画像形成部で、それぞれ対応する色の画像を形成する。画像形成部302～305の構成は略同一なので、以下にM画像形成部302の詳細を説明して、他の画像形成部の説明は省略する。

【0019】M画像形成部302において、318は感光ドラムで、ポリゴンスキャナ301からのレーザビームによって、その表面に潜像が形成される。315は一次帯電器で、感光ドラム318の表面を所定の電位に帯電させ、潜像形成の準備を施す。313は現像器で、感光ドラム318上の潜像を現像して、トナー画像を形成する。なお、現像器313には、現像バイアスを印加して現像を行うためのスリーブ314が含まれている。319は転写帯電器で、転写ベルト306の背面から放電を行い、感光ドラム318上のトナー画像を、転写ベルト306上の記録紙などへ転写する。転写後の感光ドラム318は、クリーナ317でその表面を清掃され、補助帯電器316で除電され、さらに、前露光ランプ330で残留電荷が除去されることにより、再び、一次帯電器315によって良好な帯電が得られるようになる。

【0020】次に、記録紙などの上へ画像を形成する手順を説明する。308は給紙部で、カセット309、310に格納された記録紙などを、転写ベルト306へ供給する。給紙部308から供給された記録紙は、吸着帯電器311によって帯電させられる。312は転写ベルトローラで、転写ベルト306を駆動し、かつ、吸着帯電器311と対になって記録紙などを帯電させ、転写ベルト306に記録紙などを吸着させる。329は紙先端センサで、転写ベルト306上の記録紙などの先端を検知する。なお、紙先端センサ329の検出信号は、プリンタ部103からリーダ部101へ送られて、リーダ部101からプリンタ部103にビデオ信号を送る際に副走査同期信号として用いられる。

【0021】この後、記録紙などは、転写ベルト306によって搬送され、画像形成部302～305においてCMYKの順にその表面にトナー画像が形成される。K画像形成部305を通過した記録紙などは、転写ベルト306からの分離を容易にするため、除電帯電器324で除電された後、転写ベルト306から分離される。325は剥離帯電器で、記録紙などが転写ベルト306から分離する際の剥離放電による画像乱れを防止するものである。分離された記録紙などは、トナーの吸着力を補って画像乱れを防止するために、定着前帯電器326、327で帯電された後、定着器307でトナー画像が熱定着された後、排出される。340は排紙センサで、記録紙などが排出されたことを検知するものである。

6

【0022】[リーダ部の構成] 図3はリーダ部101におけるデジタル画像処理部の構成例を示すブロック図である。以下では、原稿から読取ったカラー画像を複写する場合と、外部機器との間でカラー画像を入出力する場合にわけて説明する。

【0023】●カラー画像を複写する場合

原稿台上的原稿からの反射光はCCD100に入力されて、RGB画像信号に変換される。CCD100から出力されたRGB画像信号は、A/D変換部602でサンプルホールドされた後、A/D変換されて、例えばRGB各8ビットのデジタル画像信号になる。このRGBデジタル画像信号には、シェーディング補正部603でシェーディング補正および黒補正が、入力マスキング部604でNTSC信号へのマスキング処理が、色変換部605でイネーブル信号126（領域信号生成部619で生成）に基づいて色変換処理が、それぞれ施される。

【0024】セレクト部607は、領域信号107（領域信号生成部619で生成）に基づいて、色変換部605からの画像信号または外部からの画像信号の何れかを選択し、選択した画像信号を黒文字検出部609および変倍部610へ入力する。黒文字判定部609は、文字太さ判定部、エッジ判定部および彩度判定部を含み、入力された画像信号から黒文字などの領域を検出する。変倍部610は、主走査方向に画像（および黒文字信号）を拡大もしくは縮小する。変倍部610から出力された画像信号は、黒文字検出部609の検出結果をLUT631で変換した例えば6ビットの黒文字処理信号と、位相合わせ部611において副走査方向の位相が合わされる。主走査、副走査ともに位相が合わされた画像信号は、LOG変換部622で濃度信号MCYに変換された後、マスキングUCR部612、フリーカラーペイント部613、γ補正部614、エッジ強調部615を経て、例えばCMYK各8ビットの画像信号として画像メモリ617に記憶される。

【0025】画像メモリ617は、領域信号生成部619で生成されるライトイネーブル信号（信号120の一部）に基づいてYMCKイメージを記憶し、領域信号生成部619で生成されるリードイネーブル信号（信号120の一部）に基づき、プリンタ部103の四つの画像形成部302～305それぞれの画像形成タイミングに同期して、記憶するYMCKイメージをそれぞれ出力する。

【0026】また、黒文字検出信号のうち1ビットはセレクト部632へ入力されるが、この場合は選択信号131（不図示のCPUでセットされる）に「0」がセットされているので、黒文字検出信号の6ビットすべてが変倍部610へ入力されて、変倍部610で主走査方向の位相が合わされ、位相合わせ部611で副走査方向の位相が合わされる。その後、黒文字検出信号の3ビットはマスキングUCR部612へ入力され、マスキングUCR部612は同信号（3ビット）に応じた処理を画像信号に施す。また、残る3ビットのうちの2ビットはエッジ強調部615へ入力され、エッジ強

7

調部615は同信号(2ビット)に応じて処理を画像信号に施す。最後の1ビットはスクリーン線数を切換える信号で画像メモリ617に記憶される。

【0027】●外部機器との間で画像を入出力する場合外部機器との間で画像の入出力を行う場合は、二つのモード、つまりRGB同時モードとYMCK面順次モードがある。以下では、入力の場合と出力の場合にわけて説明する。

【0028】(1)出力する場合

RGB同時モードにおいては、CCD100→A/DS/H602→シェーディング補正部603→入力マスキング部604→色変換部605→バスセレクト608→ビデオインタフェイス625の順に画像信号は転送される。なお、セレクト633では色変換後のB信号が選択されるべく選択信号132(不図示のCPUによりセットされる)に‘0’がセットされる。

【0029】一方、YMCK面順次モードにおいては、CCD100→A/DS/H602→シェーディング補正部603→入力マスキング部604→色変換部605→セレクト606→変倍部610→位相合わせ部611→LOG変換部622(この時、信号123には‘0’がセットされ、信号にはLOG処理が施される)→マスキングUCR部612(この時、信号124には‘0’がセットされ、信号にはマスキング・UCR処理が施される)→フリーカラーペイント部613→γ補正部614→エッジ強調部615→画像メモリ617の順に画像信号は転送され、一旦、画像メモリ617に書込まれた後、一色ずつ画像信号とその線数信号が読出される。これらの信号は、バスセレクト608→ビデオインタフェイス625の順で転送される。ここで線数信号は、バスセレクト608での遅延1クロック分がD-F/F634により吸収されて、ビデオインタフェイス625へ送られる。ただし、ここで、ビデオ信号(CMYK)をバスセレクト608の端子C3に入力するために、他の装置のメモリ書込みタイミングに合わせて、選択信号128によりセレクト627の入力A, B, C, Dを順次切換え(セレクト629の制御も同様)、選択信号132を‘1’にセットすることによりセレクト633に入力Bを選択させる。さらに、バスセレクト608は、四

【0030】色の入力信号をすべてを端子A1から出力するように制御されている。なお、この時出力されるビデオ信号には黒文字処理が施されている。

【0031】また、出力モードの選択は、RGB系の画像処理、例えば色変換がオペレータによって選択されたときはRGB同時モードになり、YMCK系の画像処理、例えばフリーカラー処理やペイント処理がオペレータによって選択されたときはYMCK面順次モードになる。ただし、RGB系の画像処理とYMCK系の画像処理が混在する時は、YMCK面順次モードになる。

【0032】(2)入力する場合

RGB同時モードにおいては、ビデオインタフェイス625→バスセレクト608→セレクト606→変倍部610→位相合わせ部611→LOG変換部622(この時、信号123には‘0’が

8

セットされ、信号にはLOG処理が施される)→マスキングUCR部612(この時、信号124には‘0’がセットされ、信号にはマスキング・UCR処理が施される)→フリーカラーペイント部613→γ補正部614→エッジ強調部615→画像メモリ617の順で、画像信号は転送され、一旦、画像メモリ617に書込まれた後、一色ずつ画像信号とその線数信号が読出され、プリンタ部103へ転送される。

【0033】一方、YMCK面順次モードにおいては、ビデオインタフェイス625→バスセレクト608(全色ともB1から出力)→セレクト606→変倍部610→位相合わせ部611→LOG変換部622(この時、信号123には‘1’がセットされ、信号はすべてC入力の信号が出力される)→マスキングUCR部612(この時、信号124には‘1’がセットされ信号はスルーされる)→フリーカラーペイント部613→γ補正部614→エッジ強調部615→画像メモリ617の順で、画像信号は転送され、一旦、画像メモリ617に四色の信号が書込まれた後、一色ずつドラムに同期して画像信号とその線数信号が読出され、プリンタ部103へ転送される。このとき、バスセレクト608は、CMYKの順に画像信号をB1から出力し、画像信号に同期して線数信号を出力する。画像信号は画像メモリ617に至るまで各ブロックをスルーし、線数信号はセレクト632を経た後、各ブロックで画像信号と同期をとるために所定時間の遅延が与えられて画像メモリ617に書込まれる。なお、線数信号は各色で同じになるので、最初にM信号を画像メモリ617へ書込む際に、四色分の線数信号を画像メモリ617へ書込んでよい。

【0034】●領域信号生成部

領域信号生成部619は、画先センサの出力DTOPと、装置内部で生成される水平同期信号HSNC1または外部から入力された水平同期信号HSNC2と、紙先端センサ329の出力ITOP1(プリンタ内で生成)とに基づいて、次の各信号を生成する。

信号120: 画像メモリ617に関する合計七つの信号
主走査の書込イネーブル信号と読出イネーブル信号
副走査の書込イネーブル信号

四色それぞれに対応する読出イネーブル信号

信号126: 色変換部605のイネーブル信号

信号125: フリーカラーペイント部613のイネーブル信号

【0035】●バスセレクト

図4はバスセレクト608およびその周辺部の構成例を示すブロック図である。

【0036】555は端子Bに接続された出力バッファ、515は端子Cに接続された入力バッファ、519と520は端子Aに接続された双方向バッファ、526と527、524と525、551と552はそれぞれビデオ-I/F205に接続された双方向バッファであり、これらの双方向バッファはそれぞれ、信号556、513、521、528、560によって図示しないCPUにより制御される。また、530はビデオ-I/F205に接続された3ステートの出力バッファで、信号529によってCPUに制御さ

れ、メモリユニット(IPU)へ送る副走査同期信号ITOPおよび主走査同期信号HSNCをバッファする。

【0037】558はそれぞれセクタで、選択信号559に応じて、端子Aまたは端子Cに入力された信号を選択する。選択された信号はD-F/F557とバッファ555を介して端子Bへ出力される。

【0038】516はデータエクステンジャで、選択信号517に応じて、Cの一系統の信号をAの三系統に出力したり、Cの三系統の信号をそれぞれAの対応する三系統に出力したりし、出力信号はD-F/F518とバッファ520を介して端子Aへ出力される。

【0039】また、523はFIFOなどで構成される周波数変換回路、542はORゲートである。

【0040】信号VVE1は、DTOPに基づいて領域信号生成部619で生成され、他の装置(リーダプリンタ)へ送る副走査ライトイネーブル信号である。信号VVE2は、他の装置(マスタ装置)から受信した副走査ライトイネーブル信号で、スレーブモード時にメモリの副走査ライトイネーブル信号として用いられる。信号HVE1は他の装置へ送る主走査イネーブル信号、信号HVE2は他の装置から受信した主走査イネーブル信号(ハイクティブ)で、周波数変換器523のライトイネーブル信号およびライトリセット信号として使われる。信号VCKは装置内および他の装置へ送るビデオクロック、信号VCK2は他の装置から受信したビデオクロックで、周波数変換器523のライトクロックとして使われる。信号/HSNCは主走査同期信号HSNCの反転信号で、ここでは周波数変換器523のリードリセット信号として使われる。

【0041】また、周波数変換器523から出力される信号522とバッファ525へ入力される信号539はYMCK面順次入出力時における線数信号、ORゲート542に入力される信号537はCPUからの制御信号、信号/HVE(HVEの反転信号)は周波数変換器523のイネーブル信号である。

【0042】なお、端子A、端子B、端子Cはそれぞれ、図3に示したバスセクタ608の端子A0~A2、B0~B2、C0~C2に相当する。また、上述したように、データエクステンジャ516の入力Aは、3ビットの制御信号517に応じて、入力された24ビットのうち8ビット(一色)を選択し三系統に分配する機能を備えている。この機能により、三系統の信号を一系統から出力する(具体的には端子C3→端子A1~3)ことが実現でき、YMCK面順次の入出力が可能になる。

【0043】図4に示す制御信号や選択信号の各モードにおける設定は次のようになる。なお、記号Xはドントケアを意味する。

【0044】(1)通常コピーのとき

559→X

517→X

521→X

528→ハイ '1'

529→ハイ '1'

537→ハイ '1'

560→ハイ '1'

(2)外部へ出力するとき

559→X

517→C3をA1~3のすべてに出力(注)

521→ロー '0'

528→ロー '0'

529→ロー '0'

537→ハイ '1'

560→ロー '0'

(注) '00' →C1をA1~3に出力

'01' →C2をA1~3に出力

'10' →C3をA1~3に出力

'11' →C1をA1に、C2をA2に、C3をA3なので '10' をセット

(3)外部から入力するとき

559→ロー '0'

511→X

513→ハイ '1'

517→ロー '0'

521→ハイ '1'

528→ハイ '1'

529→ロー '0'

537→ロー '0'

560→ハイ '1'

●色変換部

図5は色変換部605の構成例を示すブロック図で、同部は検出部と変換部に分かれている。

【0045】検出部は、三つのウィンドウコンパレータ710~712、二つのANDゲート713と715およびウィンドウコンパレータの閾値を格納するレジスタ704~709を含む。なお、ウィンドウコンパレータの閾値は不図示のCPUによってセットされる。その動作は、

$reg1 \leq Rin \leq reg2$

$reg3 \leq Gin \leq reg4$

$reg5 \leq Bin \leq reg6$

ただし、Rin, Gin, Bin: 色変換部605へ入力されたRGB信号

reg1~reg6: レジスタ704~709に格納された閾値

【0046】のとき、各ウィンドウコンパレータの出力は '1' になり、ANDゲート713の出力も '1' になる。このとき、イネーブル信号126が '1' であれば、ANDゲート715の出力も '1' になり、ある特性をもった色が検出されたことになる。

【0047】一方、変換部は、三つのセクタ719~721およびレジスタ716~718を含み、ANDゲート715の出力が '1' のときは不図示のCPUによってレジスタ716~718セットされた変換色を出力し、'0' のときは色変換部605に入力された画像信号を出力する。

【0048】フリーカラーペイント部

図6はフリーカラーペイント部613の構成例を示すブロック図で、各色に対して同一の構成を備えているので、マゼンタ信号に対するフリーカラーペイント回路812の構成だけを示し、他の色に対するフリーカラーペイント回路813～815の詳細構成は省略する。フリーカラーペイント回路812は、乗算器805、二つのセクタ809と810および不図示のCPUによってその値がセットされるレジスタ806～808を含む。

【0049】フリーカラー処理時におけるその動作は、マスキングUCR部612で生成されたND信号（ $=M/3+C/3+Y/3$ ）と、レジスタ806にセットされた値reg3（ユーザによって設定された色によって決まる）とが乗算器805で乗算され、さらにその乗算出力が、レジスタ808にセットされた値reg2に応じてセクタ809で選択される。このとき、イネーブル信号125は「1」にセットされているので、セクタ810はセクタ809の出力を選択して出力する。なお、画像の一部のみにフリーカラー処理を施したいときは、処理したい領域のみ信号125を「1」にすればよい。このとき、マスキングUCR部612は、フリーカラー処理を施す領域のみND信号を出力するように制御される。

【0050】また、ペイント処理時は、セクタ809はレジスタ808にセットされた値reg2に応じてレジスタ807にセットされた値reg1を選択し、セクタ810は信号125が「1」の領域のみセクタ809の出力を選択するように制御される。

【0051】●エッジの検出

図7は黒文字検出部609に含まれるエッジ検出部の構成例を示すブロック図である。セクタ607によって選択された色変換後の画像信号または外部から入力された画像信号は、エッジ検出部に入力され、輝度算出回路250において以下の式に従ってその輝度信号Yが算出される。

$$Y=0.25R+0.5G+0.25B \quad \dots(1)$$

【0052】図8は輝度算出回路250の詳細な構成例を示すブロック図で、入力信号R、G、Bそれぞれに乘算器401～403で係数を乗じた結果を、加算器404と405で加算して輝度信号Yを得る。得られた輝度信号Yは、図7に示すエッジmin方向検出回路251へ入力され、そのエッジ量の絶対値が最小の値をとる方向（以下「エッジmin方向」という）を得る。

【0053】図9はエッジmin方向検出回路251を説明するための図で、入力された輝度信号YをFIFO561と562によって一ラインずつ遅延して、3×3画素の周知のラプラシアンフィルタを施す。ラプラシアンフィルタ563～566はそれぞれ、図に示すような縦方向、対角線方向、横方向、対角線方向のフィルタで、この四方向のフィルタの出力値であるエッジ量の絶対値が最小の値をとる方向を求め、その方向をエッジmin方向とする。

【0054】得られたエッジmin方向は、図7に示すエッ

ジmin方向スムージング回路252へ入力され、画像信号にエッジmin方向に対するスムージング処理が施される。この処理により、エッジ成分の最も大きい方向のみを保存し、その他の方向を平滑化することができる。すなわち、複数の方向に対してエッジ成分が大きい網点成分は、エッジ成分が平滑化されるので、その特徴は減少する。他方、一方向にのみエッジ成分が存在する文字や細線の特徴は保存されることになる。必要に応じてこの処理を繰返すことで、線成分と網点成分の分離がより一層効果的に行われ、一般的なエッジ検出法では検知できない網点中に存在する文字成分も検知することが可能になる。

【0055】スムージング結果は図7に示すエッジ検出回路253へ入力されて、前述のラプラシアンフィルタを施して、エッジ量の絶対値が所定値a未満の画素を除去つまり「0」とし、a以上の画素値を「1」とするエッジ検出信号が出力される。

【0056】このようにして得られたエッジ検出信号による画像は、図10に一例を示すようになる。つまり図10(a)は輝度信号Yの画像であり、同図(b)はエッジ検出信号の画像である。

【0057】エッジ検出部は、上記のエッジ検出信号を7×7、5×5、3×3のブロックサイズで膨張した信号と、「膨張なし」および「エッジなし」の五つを3ビットのコードで表した信号edgeを出力する。ここで信号の膨張とは、ブロック内のすべての画素の信号値をOR演算することをいう。

【0058】●彩度の判定

図11は黒文字検出部609に含まれる彩度判定部の構成例を示すブロック図で、入力された画像信号の画素の彩度を判定するものである。

【0059】同図において、701と702はそれぞれ最大値検出回路と最小値検出回路で、入力されたRGB信号の最大値Max(R, G, B)と最小値Min(R, G, B)を抽出する。703は減算器で、Max(R, G, B)とMin(R, G, B)の差ΔCを出力する。704はLUT（ルックアップテーブル）で、図12に一例を示すような特性に従って、減算器703の出力ΔCを変換して彩度信号Crを生成する。

【0060】なお、図11においては、ΔCが零に近いほど彩度が低く（無彩色に近い）、ΔCが大きいほど有彩色の度合いが強いことを示している。従って、図11の特性よりCrは無彩色の度合いが強いほど大きい値を示し、有彩色の度合いが強いほど零に近付く。

【0061】このようにして、彩度判定部は、色、黒、中間（色と黒の間の色）および白を2ビットのコードで表した信号colを出力する。

【0062】文字太さの判定

図13は黒文字検出部609に含まれる文字太さ判定部の構成例を示すブロック図で、入力された画像信号からその画像の文字太さを判定する。

13

【0063】同図において、2011は最小値検出回路で、入力されたRGB信号の最小値 $\text{Min}(R, G, B)$ を検出する。2012は平均値検出回路で、 $\text{Min}(R, G, B)$ を入力して、注目画素近傍の 5×5 画素の $\text{Min}(R, G, B)$ の平均値 AVE5 と、近傍 3×3 画素の $\text{Min}(R, G, B)$ の平均値 AVE3 とを求める。2013は文字/中間調検出回路で、 AVE5 と AVE3 を入力して、注目画素の濃度および注目画素とその近傍の平均濃度との変化量を検出することによって、注目画素が文字または中間調領域の一部であるか否かを判定する。

【0064】図14は文字/中間調検出回路2013の構成例を示すブロック図である。まず、 AVE3 に適当なオフセット値 OFST1 を加えた後、コンパレータ2031で $\text{AVE3} + \text{OFST1}$ と AVE5 とを比較する。また、コンパレータ2032で $\text{AVE3} + \text{OFST1}$ と適当なリミット値 LIM1 とを比較する。そして、それぞれの比較結果をORゲート2033に入力する。つまり、文字/中間調検出回路2013の出力 BINGRA は次の条件で‘1’になる。

$\text{AVE3} + \text{OFST1} \quad \text{AVE5} \quad \dots (2)$

または

$\text{AVE3} + \text{OFST1} \quad \text{LIM1} \quad \dots (3)$

【0065】この回路によって、注目画素近傍に濃度変化が存在する場合（文字のエッジ部）、または、注目画素付近がある値以上の濃度をもっている場合（文字の内部および中間調部）に、文字/中間調領域信号 BINGRA が‘1’になる。

【0066】再び、図13において、2014は網点領域検出回路で、図15に一例を示す構成を備える。まず、 $\text{Min}(R, G, B)$ に適当なオフセット値 OFST2 を加えた後、コンパレータ2014で $\text{Min}(R, G, B) + \text{OFST2}$ と AVE5 とを比較する。また、コンパレータ2042で $\text{Min}(R, G, B)$ と適当なリミット値 LIM2 とを比較する。そして、それぞれの比較結果をORゲート2043に入力する。つまり、ORゲート2043の出力 BINAMI は次の条件で‘1’になる。

$\text{Min}(R, G, B) + \text{OFST2} \quad \text{AVE5} \quad \dots (4)$

または

$\text{Min}(R, G, B) + \text{OFST2} \quad \text{LIM2} \quad \dots (5)$

【0067】信号 BINAMI は、エッジ方向検出回路2044へ入力されて、画素毎のエッジの方向が求められる。

【0068】図16はエッジ方向検出回路2044のエッジ方向検出ルールの一例を示す図で、注目画素およびその近傍の例えば五画素が、図における(0)～(3)の何れかの条件を満たす場合に、エッジ方向信号 DIRAMI のビット0～ビット3の何れかを‘1’にする。例えば、注目画素の上方の画素を上画素、下方の画素を下画素、左横の画素を左横画素、右横の画素を右横画素とする場合、条件(0)は上画素が‘1’で下画素が‘0’のとき信号 DIRAMI のビット0を‘1’にし、条件(1)は上画素が‘0’で下画素が‘1’のとき同信号のビット1を‘1’にし、条件(2)は左横画素が‘1’で右横画素が‘0’のとき同信号のビット2を‘1’にし、条件(3)は左横画素が‘0’で右横画素が

14

‘1’のとき同信号のビット3を‘1’にする。

【0069】信号 DIRAMI は、対向エッジ検出回路2045へ入力されて、注目画素を囲む 5×5 画素の領域内で互に対向するエッジが検出される。図17に示す注目画素の信号 DIRAMI をA33で表す座標において、対向エッジ検出のルールは以下になる。つまり、下記の条件(1)～(4)の何れかを満たす場合、対向エッジ検出回路2045の出力信号 EAAMI を‘1’にする。

(1) A11, A21, A31, A41, A51, A22, A32, A42, A33の何れかのビット0が‘1’、かつ、A33, A24, A34, A44, A15, A25, A35, A45, A55の何れかのビット1が‘1’

(2) A11, A21, A31, A41, A51, A22, A32, A42, A33の何れかのビット1が‘1’、かつ、A33, A24, A34, A44, A15, A25, A35, A45, A55の何れかのビット0が‘1’

(3) A11, A12, A13, A14, A15, A22, A23, A24, A33の何れかのビット2が‘1’、かつ、A33, A42, A43, A44, A51, A52, A53, A54, A55の何れかのビット3が‘1’

(4) A11, A12, A13, A14, A15, A22, A23, A24, A33の何れかのビット3が‘1’、かつ、A33, A42, A43, A44, A51, A52, A53, A54, A55の何れかのビット2が‘1’

【0070】次に、膨張回路2046は、信号 EAAMI に対して 3×4 画素の膨張を行い、注目画素近傍の 3×4 画素に EAAMI が‘1’の画素があれば、注目画素の EAAMI を‘1’にする。さらに、収縮回路2047と膨張回路2048を用いて、 5×5 画素の領域で孤立した検出結果を除去して、出力信号 EBAMI を得る。ここで、収縮とは、入力されたすべての信号が‘1’のときに‘1’を出力することである。

【0071】次に、カウンタ2049は、適当な大きさのウィンドウ、例えば注目画素を含む 5×64 画素の領域において、信号 EBAMI が‘1’である画素の数をカウントする。

【0072】図18はこのウィンドウの一例を示す図で、ウィンドウ内のサンプル点は、主走査方向に四画素おきに九点、副走査方向に五ライン分の合計45点である。一つの注目画素に対して、このウィンドウが主走査方向に移動することにより、図に示す(1)～(9)の九つのウィンドウが用意されたことになる。すなわち、注目画素を中心として 5×64 画素の領域を参照したことになる。

【0073】そして、コンパレータ2050は、カウンタ2049がそれぞれのウィンドウにおいて EBAMI をカウントした結果が適当な閾値 LIM3 を超えた場合に網点領域信号 AMI を‘1’にする。

【0074】以上の網点領域検出回路2014の処理により、信号 BINGRA では孤立点の集合として検出された網点画像を、領域信号として検出することができる。

【0075】このようにして得られた文字/中間調領域信号 BINGRA と網点領域信号 AMI は、ORゲート2015において論理和されて、入力画像の二値化信号 PICT が生成される。

【0076】ここで、孤立点の集合について簡単に説明

15

する。上述した画像領域判定は、画像をある濃度で二値化した二値画像に対して行われる。しかし、網点画像を単純に二値化すると、網点の構成要素であるドットによる細かい点の集合体が発生する。そこで、ある程度の面積を有する領域中に孤立点が存在するか否かを判定することで、ドットが網点画像であるか否かを判別する。つまり、ある領域中にドットが相当数ある場合その領域は網点画像であり、また、注目画素がドットの一部であっても、その周囲にドットが存在しない場合その注目画素は文字などの一部であると判定する。

【0077】図19はエリアサイズ判定回路2016の構成例を示すブロック図で、二値化信号PICTを入力して、そのエリアサイズを判定するものである。

【0078】同図に示すように、エリアサイズ判定回路2016には、複数の収縮回路2081と膨張回路2082のペアが存在し、それぞれ参照する領域のサイズが異なる。信号PICTは、収縮回路の大きさに合わせてライン遅延された後に、まず収縮回路群2081に入力される。本実施例では、23×23画素サイズから35×35画素サイズまで七種類の収縮回路を用意する。収縮回路群2081の出力は、ライン遅延された後に膨張回路群2082に入力される。本実施例では、収縮回路の七つの出力に対応して、27×27画素サイズから39×39画素まで七種類の膨張回路を用意して、それぞれの膨張回路からの出力信号PICT_FHを得る。

【0079】注目画素が文字の一部である場合、その文字の太さによって信号PICT_FHの値が定まる。その様子を図20に示す。例えば、信号PICTが26画素幅の帯状に存在する場合、27×27より大きいサイズの収縮を行った後の膨張出力はすべて「0」になり、25×25より小さいサイズの収縮を行った後、それぞれのサイズに応じた膨張を行うと、30画素幅の帯状の出力信号PICT_FHが得られる。そして、これらの信号PICT_FHをエンコーダ2083に入力することにより、注目画素が属する画像領域信号ZONE_Pが求まる。

【0080】図21はエンコーダ2083のエンコードルールの一例を示す図で、信号ZONE_Pを3ビットにして文字などの太さを八段階で表す。従って、最も細い文字などはZONE_P=0になり、最も太い文字（文字以外の領域も含む）などはZONE_P=7になる。この処理によって、広い領域において信号PICTが「1」である写真画像や網点画像などの信号ZONE_Pは7（最大値）に定義され、エリアサイズが最大値よりも小さい（細い）文字や線画像は、その大きさ（太さ）に応じて信号ZONE_Pの値が定義される。

【0081】図22はZONE補正部2084の構成例を示すブロック図で、ZONE補正部2084へ入力された信号ZONE_Pは、複数のFIFOを備えたライン遅延部2112によりライン遅延されて、例えば10×10画素のZONE_Pの平均値を算出する平均値算出部2111へ入力される。信号ZONE_Pの値は

16

文字などが太いほど大きく細いほど小さいので、平均値算出部2111の出力はそのまま補正ZONE信号になる。この補正に用いるブロックサイズは、文字の太さを判定するためのブロックサイズに応じて定めることが望ましい。

【0082】補正ZONE信号を用いてそれ以後の処理を行うことで、急激に文字や線の太さが変化する部分においても、太さの判定は滑らかに変化するることになり、黒文字処理の変化による画像品位の低下をより改善することができる。

【0083】前述したように、ZONE=7のエリアは中間調領域とみなすことができる。そこでこれを利用して、信号ZONEとエッジ信号より、網点や中間調の領域内に存在する文字や線を、他の領域の文字や線と区別することが可能である。以下にこの方法を述べる。

【0084】図23および図24は網点/中間調に含まれる文字を検出するアルゴリズム例を説明する図である。

【0085】まず、図23のステップS1で、前述した信号PICTに対して5×5のブロック膨張処理を行う。この処理により、不完全な検出になりやすい網点領域に対して、その検出領域を補正する。次にステップS2で、この出力信号に対して11×11のブロックの収縮処理を行う。これらの処理によって得られた信号FCHは、信号PICTに対して三画素分収縮した信号になる。

【0086】そこで、図24に示すように、この信号FCHと信号ZONEとエッジ信号を組み合わせることで、白地中のエッジと、網点/中間調のエッジとを区別することができ、網点画像中においても網点成分を強調してしまうことなく、また、写真の縁などの黒文字処理が不必要な部分を処理することなく、黒文字処理を行うことができる。

【0087】●判定信号のコード化

図3に示したLUT631は、前述した判定信号ZONE、edge、colを入力し、その信号を図25に一例を示すテーブルに従ってコード化した黒文字判定信号UCR、FILTER、SENを出力する。これらの信号は、それぞれマスキングUCR係数、空間フィルタ係数、プリンタ解像度を制御するための信号である。なお、各信号の値とその意味するところは次のようになる。

17

SEN: 0 200線
 1 400線

FILTER: 0 スムージング
 1 強エッジ強調
 2 中エッジ強調
 3 弱エッジ強調

UCR: 0 黒多い
 1 :
 2 :
 :
 6 :
 7 黒少ない

col: 0 黒以外
 1 黒

FCH: 0 画像の縁
 1 画像の縁ではない

【0088】このテーブルの特徴は次のようなものである。

【0089】

- (1) 文字などの太さに応じて多値の黒文字処理が可能
- (2) エッジ領域の範囲が複数用意されているため、文字などの太さに応じて黒文字処理領域を選択することができる。本実施例では最も細い文字に対して最も広い領域を処理する
- (3) 文字のエッジの処理度と文字の内部の処理度とに差を付けて黒文字処理を行い、より滑らかな黒の量の変化を実現している
- (4) 網点/中間調画像中の文字を白地中の文字と区別して処理を行う
- (5) 文字のエッジ、文字の内部、網点/中間調画像に対してそれぞれ空間フィルタの係数を変える。また、文字エッジに対しても太さに応じて係数を変化させる
- (6) 最も細い文字に対してのみプリンタの解像度を変化させる
- (7) 色文字に対しては、マスキングUCR係数以外、すべて黒文字と同じ処理を行う当然のことながら、上記の本実施例の処理に限らず、入力信号に対して様々な組み合わせにより色々な処理方法が考えられる。

【0090】●インタフェイス部

図26はビデオインタフェイス625の詳細な構成例を示すブロック図である。

【0091】同図において、201は外部のメモリユニット (IPU) とのインタフェイスを行うIPUインタフェイス (以下「IPU-I/F」という)、202と203は他の装置とのインタフェイスを行うR-I/F、204は他の装置との通信を司るCPU-I/F、205はバスセレクト608を介して前述した画像処理部とのインタフェイスを行うビデオ-I/Fである。

【0092】さらに、206, 211, 212, 214, 216はそれぞれ3ステートバッファで、それぞれその制御信号が「0」で

18

イネーブル、「1」でハイインピーダンス状態になる。207, 209, 210はそれぞれ双方向バッファで、例えばLS245のような論理素子で実現され、端子GとDがともに「0」の場合は端子B→端子Aの方向にデータが流れ、端子Gが「0」で端子Dが「1」の場合は端子A→端子Bの方向にデータが流れ、端子Gが「1」の場合はアイソレーション状態になる。213, 215は3ステート機能を有するD-F/Fで、端子ENが「0」の場合にイネーブルされ、「1」の場合はハイインピーダンスになる。これらのバッファやF/Fは、図示しないCPUによって設定される信号BTCN0~BTCN10によって制御される。

【0093】また、208は特別な双方向バッファで、その詳細は後述する。

【0094】IPU-I/F201とCPU-I/F204との間には、IPUと図示しないCPUとの間で通信を行うための通信線 (例えば4ビット) が接続されている。IPU-I/F201とビデオ-I/F205との間には、三系統の信号線が接続されている。第一は、ビデオ-I/F205からIPU-I/F201へ各1ビットの主走査同期信号HSNCおよび副走査同期信号ITOPを伝送する信号線で、3ステートバッファ206を介して接続されている。第二は、ビデオ-I/F205とIPU-I/F201との間で双方向に、例えば8ビットの画像信号VIDEO三系統と各1ビットのバイナリ信号BI (線数信号) 主走査イネーブル信号HVEとを伝送する信号線 (例えば26ビット) で、双方向バッファ207を介して接続されている。第三は、ビデオ-I/F205とIPU-I/F201の間で双方向に、1ビットの画像クロックVCLKを伝送する信号線で、双方向バッファ207を介して接続されている。

【0095】各R-I/F202, 203とCPU-I/F204の間には、他の装置 (例えば複写機) と図示しないCPUとの間で通信を行うための通信線が、双方向バッファ208を介して接続されている。なお、詳細は後述するが、CPU-I/F204と双方向バッファ208との間 (符号224) には例えば8ビット、双方向バッファ208と双方向バッファ202, 203との間 (符号223) には例えば4ビットの通信線が接続されている。

【0096】ビデオ-I/F205とR-I/F202との間には、四系統の信号線が接続されている。第一は、ビデオ-I/F205からR-I/F202へ信号VIDEO三系統と信号BI (線数信号) , HVEとを伝送する信号線で、3ステートバッファ211と双方向バッファ209を介して接続されている。第二は、R-I/F202からビデオ-I/F205へ信号VIDEO三系統と信号BI (線数信号) , HVEとを伝送する信号線で、双方向バッファ209, D-F/F215および3ステートバッファ212とを介して接続されている。第三は、ビデオ-I/F205からR-I/F202へ各1ビットの信号VCLKと副走査ビデオイネーブル信号VVEを伝送する信号線で、3ステートバッファ211と双方向バッファ209を介して接続されている。第四は、R-I/F202からビデオ-I/F205へ信号VCLKと信号VVEを伝送する信号線で、双方向バッファ209, トライステートバ

19

ッファ216およびトライステートバッファ212を介して接続されている。

【0097】ビデオ-I/F205とR-I/F203の間にも、四系統の信号線が接続されている。第一は、ビデオ-I/F205からR-I/F203へ信号VIDEO三系統と信号BI（線数信号）、HVEとを伝送する信号線で、3ステートバッファ211、D-F/F215および双方向バッファ210を介して接続されている。第二は、R-I/F203からビデオ-I/F205へ信号VIDEO三系統と信号BI（線数信号）、HVEとを伝送する信号線で、双方向バッファ210と3ステートバッファ212とを介して接続されている。第三は、ビデオ-I/F205からR-I/F203へ信号VCLKと信号VVEを伝送する信号線で、3ステートバッファ211、3ステートバッファ216および双方向バッファ210を介して接続されている。第四は、R-I/F203からビデオ-I/F205へ信号VCLKと信号VVEを伝送する信号線で、双方向バッファ210と3ステートバッファ212を介して接続されている。

【0098】次に、各モードにおける制御および信号の流れについて説明する。なお、以下の各モードは図示しないCPUによって設定される。

【0099】以下のモードに関する説明では、一つのステーションを中心に考えて、そのステーションについて言及するときは「自装置」と呼び、その自装置にデータを取り込まず、ただデータを中継して他のステーションやIPUに転送するときは「自装置中継」と呼ぶ。また、自装置のアドレス値より小さいアドレス値をもつステーションは「下位アドレス装置」と呼び、大きいアドレス値をもつステーションは「上位アドレス装置」と呼ぶ。

- モード1: IPU→自装置中継→下位アドレス装置
- モード2: IPU→自装置中継→上位アドレス装置
- モード3: IPU→自装置
- モード4: 下位アドレス装置→自装置中継→上位アドレス装置
- モード5: 下位アドレス装置→自装置
- モード6: 上位アドレス装置→自装置中継→下位アドレス装置
- モード7: 上位アドレス装置→自装置
- モード8: 自装置→IPU
- モード9: 自装置→下位アドレス装置
- モード10: 自装置→上位アドレス装置
- モード11: IPU→自装置中継→上位アドレス装置および下位アドレス装置
- モード12: IPU→自装置および自装置中継→下位アドレス装置
- モード13: IPU→自装置および自装置中継→上位アドレス装置
- モード14: IPU→自装置および自装置中継→上位アドレス装置および下位アドレス装置
- モード15: 下位アドレス装置→自装置および自装置中継→上位アドレス装置

20

モード16: 上位アドレス装置→自装置および自装置中継→下位アドレス装置

モード17: 自装置→IPUおよび下位アドレス装置

モード18: 自装置→IPUおよび上位アドレス装置

モード19: 自装置→上位アドレス装置および下位アドレス装置

モード20: 自装置→IPUおよび上位アドレス装置および下位アドレス装置

【0100】なお、IPUのデータ送受信および中継にはインタフェース201が、下位アドレス装置とのデータ送受信および中継にはインタフェース202が、そして、上位アドレス装置とのデータ送受信および中継にはインタフェース203がそれぞれ用いられる。また、本実施例において、自装置がマスタ、つまり画像を読取って他の装置へ出力する場合の基本モードはモード9, 10, 19であり、スレーブ、つまり画像を受取る場合の基本モードはモード5, 7, 15, 16である。

【0101】(1)モード1

このモードは、IPU-I/F201からR-I/F202へ信号を伝送するモードであり、この場合の各制御信号は以下になる。なお、下記の記号「X」はドントケアを表すが、伝送される信号が衝突しないようにCPUによって制御されている。

BTCN0← '1'
 BTCN1← '0'
 BTCN2← '0'
 BTCN3← '0'
 BTCN4← '0'
 BTCN5← X
 BTCN6← X
 BTCN7← '1'
 BTCN8← X
 BTCN9← '1'
 BTCN10← '0'

【0102】(2)モード2

このモードは、IPU-I/F201からR-I/F203へ信号を伝送するモードであり、この場合の各制御信号は以下になる。

BTCN0← '1'
 BTCN1← '0'
 BTCN2← '0'
 BTCN3← X
 BTCN4← '1'
 BTCN5← '0'
 BTCN6← '0'
 BTCN7← '1'
 BTCN8← '0'
 BTCN9← '1'
 BTCN10← '0'

【0103】(3)モード3

21

このモードは、IPU-I/F201からビデオ-I/F205へ信号を伝送するモードであり、この場合の各制御信号は以下のようになる。

BTCN0 ← '1'
 BTCN1 ← '0'
 BTCN2 ← '0'
 BTCN3 ← X
 BTCN4 ← X
 BTCN5 ← X
 BTCN6 ← X
 BTCN7 ← X
 BTCN8 ← X
 BTCN9 ← '1'
 BTCN10 ← '0'

【0104】(4)モード4

このモードは、R-I/F202からR-I/F203へ信号を伝送するモードであり、この場合の各制御信号は以下のようになる。

BTCN0 ← X
 BTCN1 ← X
 BTCN2 ← X
 BTCN3 ← '1'
 BTCN4 ← '0'
 BTCN5 ← '0'
 BTCN6 ← '0'
 BTCN7 ← '1'
 BTCN8 ← '0'
 BTCN9 ← X
 BTCN10 ← '1'

【0105】(5)モード5

このモードは、R-I/F202からビデオ-I/F205へ信号を伝送するモードであり、この場合の各制御信号は以下のようになる。

BTCN0 ← X
 BTCN1 ← '1'
 BTCN2 ← X
 BTCN3 ← '1'
 BTCN4 ← '0'
 BTCN5 ← X
 BTCN6 ← '1'
 BTCN7 ← '1'
 BTCN8 ← '0'
 BTCN9 ← '0'
 BTCN10 ← '1'

【0106】(6)モード6

このモードは、R-I/F203からR-I/F202へ信号を伝送するモードであり、この場合の各制御信号は以下のようになる。

BTCN0 ← X
 BTCN1 ← X

22

BTCN2 ← X
 BTCN3 ← '0'
 BTCN4 ← '0'
 BTCN5 ← '1'
 BTCN6 ← '0'
 BTCN7 ← '0'
 BTCN8 ← '1'
 BTCN9 ← X
 BTCN10 ← '1'

【0107】(7)モード7

このモードは、R-I/F203からビデオ-I/F205へ信号を伝送するモードであり、この場合の各制御信号は以下のようになる。

BTCN0 ← X
 BTCN1 ← '1'
 BTCN2 ← X
 BTCN3 ← X
 BTCN4 ← X
 BTCN5 ← '1'
 BTCN6 ← '0'
 BTCN7 ← X
 BTCN8 ← '1'
 BTCN9 ← '0'
 BTCN10 ← X

【0108】(8)モード8

このモードは、ビデオ-I/F205からIPU-I/F201へ信号を伝送するモードであり、この場合の各制御信号は以下のようになる。

BTCN0 ← '0'
 BTCN1 ← '0'
 BTCN2 ← '0'
 BTCN3 ← X
 BTCN4 ← X
 BTCN5 ← X
 BTCN6 ← X
 BTCN7 ← X
 BTCN8 ← X
 BTCN9 ← '1'
 BTCN10 ← X

【0109】(9)モード9

このモードは、ビデオ-I/F205からR-I/F202へ信号を伝送するモードであり、この場合の各制御信号は以下のようになる。

BTCN0 ← X
 BTCN1 ← '1'
 BTCN2 ← X
 BTCN3 ← '0'
 BTCN4 ← '0'
 BTCN5 ← X
 BTCN6 ← X

23

BTCN7← '0'
 BTCN8← X
 BTCN9← '1'
 BTCN10← '0'

【0 1 1 0】(10)モード10

このモードは、ビデオ-I/F205からR-I/F203へ信号を送るモードであり、この場合の各制御信号は以下のようになる。

BTCN0← X
 BTCN1← '1'
 BTCN2← X
 BTCN3← X
 BTCN4← '1'
 BTCN5← '0'
 BTCN6← '0'
 BTCN7← '1'
 BTCN8← '0'
 BTCN9← '1'
 BTCN10← '0'

【0 1 1 1】(11)モード11

このモードは、モード1とモード2を組合わせたモード、つまり、IPU-I/F201からR-I/F202およびR-I/F203へ信号を送るモードであり、この場合の各制御信号は以下のようになる。

BTCN0← '1'
 BTCN1← '0'
 BTCN2← '0'
 BTCN3← '0'
 BTCN4← '0'
 BTCN5← '0'
 BTCN6← '0'
 BTCN7← '1'
 BTCN8← '0'
 BTCN9← '1'
 BTCN10← '0'

【0 1 1 2】(12)モード12このモードは、モード1とモード3を組合わせたモード、つまり、IPU-I/F201からR-I/F202およびビデオ-I/F205へ信号を送るモードであり、この場合の各制御信号は以下のようになる。

BTCN0← '1'
 BTCN1← '0'
 BTCN2← '0'
 BTCN3← '0'
 BTCN4← '0'
 BTCN5← X
 BTCN6← '1'
 BTCN7← '1'
 BTCN8← X
 BTCN9← '1'
 BTCN10← '0'

24

【0 1 1 3】(13)モード13

このモードは、モード2とモード3を組合わせたモード、つまり、IPU-I/F201からR-I/F203およびビデオ-I/F205へ信号を送るモードであり、この場合の各制御信号は以下のようになる。

BTCN0← '1'
 BTCN1← '0'
 BTCN2← '0'
 BTCN3← X
 BTCN4← '1'
 BTCN5← '0'
 BTCN6← '0'
 BTCN7← '1'
 BTCN8← '0'
 BTCN9← '1'
 BTCN10← '0'

【0 1 1 4】(14)モード14

このモード14は、モード1、モード2およびモード3を組合わせたモード、つまり、IPU-I/F201からR-I/F202、R-I/F203およびビデオ-I/F205へ信号を送るモードであり、この場合の各制御信号は以下のようになる。

BTCN0← '1'
 BTCN1← '0'
 BTCN2← '0'
 BTCN3← '0'
 BTCN4← '0'
 BTCN5← '0'
 BTCN6← '0'
 BTCN7← '1'
 BTCN8← '0'
 BTCN9← '1'
 BTCN10← '0'

【0 1 1 5】(15)モード15

このモードは、モード4とモード5を組合わせたモード、つまり、R-I/F202からR-I/F203およびビデオ-I/F205へ信号を送るモードであり、この場合の各制御信号は以下のようになる。

BTCN0← X
 BTCN1← X
 BTCN2← '1'
 BTCN3← '1'
 BTCN4← '0'
 BTCN5← '0'
 BTCN6← '0'
 BTCN7← '1'
 BTCN8← '0'
 BTCN9← '0'
 BTCN10← '1'

【0 1 1 6】(16)モード16

このモード16は、モード6とモード7を組合わせたモード

25

ド、つまり、R-I/F203からR-I/F202およびビデオ-I/F205へ信号を送送するモードであり、この場合の各制御信号は以下になる。

BTCN0← X
BTCN1← '1'
BTCN2← X
BTCN3← '0'
BTCN4← '0'
BTCN5← '1'
BTCN6← '0'
BTCN7← '0'
BTCN8← '1'
BTCN9← '0'
BTCN10← '1'

【0 1 1 7】(17)モード17

このモードは、モード8とモード9を組合わせたモード、つまり、ビデオ-I/F205からIPU-I/F201およびR-I/F202へ信号を送送するモードであり、この場合の各制御信号は以下になる。

BTCN0← '0'
BTCN1← '0'
BTCN2← '0'
BTCN3← '0'
BTCN4← '0'
BTCN5← X
BTCN6← X
BTCN7← '1'
BTCN8← X
BTCN9← '1'
BTCN10← '0'

【0 1 1 8】(18)モード18

このモードは、モード8とモード10を組合わせたモード、つまり、ビデオ-I/F205からIPU-I/F201およびR-I/F203信号を送送するモードであり、この場合の各制御信号は以下になる。

BTCN0← '0'
BTCN1← '0'
BTCN2← '0'
BTCN3← X
BTCN4← '1'
BTCN5← '0'
BTCN6← '0'
BTCN7← '1'
BTCN8← '0'
BTCN9← '1'
BTCN10← '0'

【0 1 1 9】(19)モード19

このモードは、モード9とモード10を組合わせたモード、つまり、ビデオ-I/F205からR-I/F202およびR-I/F203へ信号を送送するモードであり、この場合の各制御信号

26

号は以下になる。

BTCN0← X
BTCN1← '1'
BTCN2← X
BTCN3← '0'
BTCN4← '0'
BTCN5← '0'
BTCN6← '0'
BTCN7← '1'
BTCN8← '0'
BTCN9← '1'
BTCN10← '0'

【0 1 2 0】(20)モード20

このモードは、モード8、モード9およびモード10を組合わせたモード、つまり、ビデオ-I/F205からIPU-I/F201, R-I/F202およびR-I/F203へ信号を送送するモードであり、この場合の各制御信号は以下になる。

BTCN0← '0'
BTCN1← '0'
BTCN2← '0'
BTCN3← '0'
BTCN4← '0'
BTCN5← '0'
BTCN6← '0'
BTCN7← '1'
BTCN8← '0'
BTCN9← '1'
BTCN10← '0'

【0 1 2 1】 [IPU] 図27は画像メモリユニット(IPU)の構成例を示すブロック図である。このユニットは、外部からの画像信号(リーダ部101からの画像信号やコンピュータなどの外部機器からの画像信号)を画像メモリ1604に記憶する機能と、外部機器(ここではリーダ部101)と同期を取って、画像メモリ1604に記憶された画像信号をその外部機器に出力する機能を有する。

【0 1 2 2】次に、それぞれの機能に付いて説明する。

【0 1 2 3】●画像メモリへの書き込み

入力モードに設定された外部インタフェース1609から入力される例えば各8ビットのRGB信号は、3ステートバッファ1610を介して周波数変換器1613(例えばFIFOで構成する)に送られる。このとき、3ステートバッファ1610および1612はイネーブル状態に、また3ステートバッファ1611はディゼーブル状態になるようにCPU1603によって制御される。

【0 1 2 4】周波数変換器1613は、書込側において、そのクロック信号として外部クロック(信号1618のうち1ビット)、書込リセット信号として外部主走査同期信号(信号1619のうち1ビット)、書込イネーブル信号として外部主走査同期信号(信号1618のうち1ビット)を制御信号として使用する。また、その読出側において、そ

のクロック信号として内部クロックVCKIPU、リセット信号として内部主走査同期信号HSYNIPU（外部主走査同期信号およびVCKIPUによって内部同期信号発生器1614で生成される）、イネーブル信号としてイネーブル信号ENIPU2（HSYNIPUおよびVCKIPUにより図示しない領域イネーブル信号生成器により発生される）制御信号として使用することにより、外部の画像クロックとメモリユニット内の画像クロックとの同期をとる。

【0125】周波数変換器1613の出力は、データコントローラ1607を介して画像メモリ1604に書込まれる。なお、画像メモリ1604は、一画素当りRGB計24ビット分の記憶容量をもち、このときのメモリ制御は、セレクト1605によって選択された、外部副走査イネーブル信号（信号1619のうち1ビット）やHSYNIPUなどに基づいたアドレスコントローラ1606からの信号によって行われる。

【0126】次に、外部機器の例えばコンピュータから画像メモリ1604へ画像信号を書込む場合を説明する。

【0127】コンピュータから例えば GPIB などのインタフェースを介して出力された画像信号は、外部インタフェース1609を介してCPU1603内のメモリへ一旦蓄積される。そして、CPU1603は、データコントローラ1607およびセレクト1605を制御して、画像メモリ1604にコンピュータから送られてきた画像信号を書込む（画像転送にDMAを用いることもできる）。

【0128】●外部機器へ画像信号を出力する場合
画像メモリ1604に記憶された画像信号は、外部インタフェース1609、3ステートバッファ1612から入力された外部機器の主走査同期信号および副走査同期信号に基づいてアドレスコントローラ1606で生成されたアドレスにより読出され、データコントローラ1607、3ステートバッファ1611および外部インタフェース1609を介して、外部機器へ出力される。このとき、ENIPU2はディゼーブル、3ステートバッファ1611と1612はイネーブル状態に、1610はディゼーブル状態になるようにCPU1603によって制御される。本実施例では、バイナリ信号BIを線数信号として用いているが、この信号は例えば文字合成などの編集処理を行うときの文字信号などにも用いることができる。また、本実施例において、IPUでは信号BIを使用していないので説明を省略する。

【0129】【重連システムの構成】図28は本実施例の重連システムの一例を示す図である。

【0130】同図において、1001～1004はそれぞれ本実施例のデジタル複写機（以下それぞれ「ステーション」という）で、それぞれ固有のシステムアドレスを持っている。なお、このシステムアドレスは、重複がなく、内一つは必ず「0」である必要がある。また、画像信号の切り換えを行うために、システムアドレスの接続順序を決めている。本実施例のシステムでは、例えば、アドレス「0」のステーションを一番端に置き、そこから順にシステムアドレスを上げて行くように接続する。

【0131】1005～1007は接続ケーブルで、その構成は符号1010で一例を示すように、RGBの画像信号線24本、ビデオ制御線三本、シリアル通信線四本を含んでいる。1008は前述したIPU（またはPS-IPU）で、これらのデジタル複写機とコンピュータ1009とを接続するためのインタフェース機器として働く。

【0132】図29は重連システムにおける画像信号の接続形態例を示す図で、1101～1104はそれぞれステーション1001～1004のビデオI/F部で、1105～1107は接続ケーブルの画像信号線である。前述したように、本実施例のシステムでは、他のステーションとの接点とシステムアドレスとの関係は、自身よりも低いアドレスのステーションは第一の接点（R-I/F202）に、自身よりも高いアドレスのステーションは第二の接点（R-I/F203）にそれぞれ接続する。因みに、以上の関係を保てば、システムアドレスが不連続であっても不都合は生じない。

【0133】図30は重連システムにおけるシリアル通信線の接続形態例を示す図で、1201～1203はそれぞれステーション1001～1003のシリアル通信I/F部である。また、その信号線は、ATN*、SiD*、DACK*、OFFER*の四本からなる。

【0134】信号ATN*は、マスタステーション（つまりシステムアドレスが「0」）からのデータ転送中を表す同期信号で、ATN*＝‘L’の場合にデータ転送が行われる。マスタステーション以外のステーション（以下「スレーブステーション」という）は信号ATN*を受信するだけで同信号を出力することはない。

【0135】信号OFFER*は、スレーブステーションからマスタステーションへのデータ送信を表す信号で、OFFER*＝‘L’の場合にデータ転送が行われる。マスタステーションは信号OFFER*を受信するだけで同信号を出力することはない。なお、複数のスレーブステーション間において、信号線OFFER*はワイアードオア接続されている。

【0136】信号DACK*は、データ受信を完了したことを受信側から通知するための信号である。なお、各ステーション間において、信号線DACK*はワイアードオア接続されている。従って、受信側が複数のステーションに互る場合、そのすべてのステーションでデータ受信が完了すると、DACK*＝‘L’になる。これによって、ステーション間のデータ受信タイミングを同期させる。

【0137】信号SiD*は、双方向のシリアルデータであり、信号ATN*、OFFER*に同期してデータのやり取りがなされる。データ転送方法は、半二重調歩同期方式で、ボーレートやデータ形式はシステム起動時に予め設定される。

【0138】それぞれのステーションのシリアル通信I/F部とコントローラとは、八本の信号線で接続されていて、信号TxD、RxDはシリアル通信の送受信に、信号ATNo、DACKo、OFFERoと、信号ATNi、DACKi、OFFERiとは図示

29

しないCPUのI/Oポートにそれぞれ接続されている。なお、シリアル通信I/F部は、図26に示した双方向バッファ208と同じものであり、図26に示した信号線223は信号線ATN*、SiD*、DAck*、OFFER*の4ビットを、信号線224は信号線TxD、RxD、ATNo、DAcko、OFFERo、ATNi、DAcki、OFFERiの8ビットを含んでいる。

【0139】図31は図30に示した各信号のタイミングチャート例で、信号ATN*またはOFFER*がLレベルになると信号SiD*が出力され、最も早く信号SiD*の受信を開始したステーションによって、信号DAck*がLレベルになる。続いて、データの転送が終了すると、最も遅く信号SiD*の受信を終了したステーションによって、信号DAck*がHレベルになる。

【0140】図32はシリアル通信で使用される主なコマンドの一例を示す図で、インタフェースクリアコマンドは、重連システムに係わるパラメータをリセットするためのもので、システムアドレスが「0」に定義されているマスタステーションが、自身の初期化終了後（例えば電源オン時など）に発行する。マスタステーションは信号OFFER*を入力だけに固定し、このコマンドを受信した各スレーブステーションは、信号ATN*を入力だけに固定し、内部パラメータを初期化する。

【0141】ステータス要求コマンドは、重連システムに接続されたスレーブステーションの状態などの情報を収集するためのポーリングコマンドで、マスタステーションがインタフェースクリアコマンド発行後、一定時間において各スレーブステーションに向けて発行する。このコマンドは、パラメータとしてスレーブステーションを指定する要求先アドレスを含む。

【0142】ステータス転送コマンドは、ステータス要求コマンドにより指定されたスレーブステーションが、自身の状態を他のステーションへ通知するためのコマンドである。マスタステーションからの指定された場合は、一定時間内にこのコマンドを発行しなければならない。このコマンドは、自身のシステムアドレスや、エラーの有無、ウェイト中やコピー中などを表す各種フラグ、記録紙の種類やその有無などのパラメータを含む。もし、一定時間を経過しても、指定されたスレーブステーションがステータス転送コマンドを発行しない場合は、マスタステーションは指定したスレーブステーションが重連システムに接続されていないものと判断する。

【0143】プリントスタートコマンドは、画像データなどを転送しようとするステーションが、転送先のステーションや、また転送先の各ステーションにどのように印刷枚数を分配するのかなどを指定して、転送先のステーションに画像データなどの受信準備をさせるためのコマンドである。このコマンドは、転送元アドレス、転送先アドレス、記録紙サイズ、枚数などをパラメータとして含む。

【0144】転送終了コマンドは、転送元ステーション

30

が他のステーションに対して転送終了を通知するためのものである。

【0145】[重連システムの動作] 次に、重連システムを用いて、あるリーダ部上に載置された原稿の画像を、複数のプリンタ部で出力する際の手順を説明する。

【0146】図28に示したように、A～Dの四台のステーションが接続された重連システムにおいて、ステーションAのリーダ部上に原稿が載置されている。ステーションAの操作パネルを操作して、他のステーションに異常がなく使用できることを確認した後、A～Dのステーションを用いて出力するように設定し、さらにコピー枚数を設定する。ステーションAのコピースタートキーを押すと、ステーションAは設定されたコピー枚数を各ステーションに分配し、すべてのステーションに向けてプリントスタートコマンドを発行する。

【0147】B～Dの各ステーションは、このコマンドを受取ると、このコマンドに付属して送られてきたコピー枚数や記録紙サイズなどのパラメータをセットし、コマンド発行元のシステムアドレスと自身のシステムアドレスとを基に画像信号切換を行い、自身の画像メモリ617への画像信号を書込むための制御信号を、ビデオ制御線を介して送られてくる制御信号VCLK、HSNC、VEに切換えて、画像信号待ちの状態になる。

【0148】一方、ステーションAは画像読取のための設定を行い、自身の画像メモリ617へ画像信号を書込むための制御信号が、ビデオ制御線へも出力されるように切換えて、画像読取動作を開始する。B～Dの各ステーションは、ステーションAから出力された制御信号を用いて、自身の画像メモリ617へ画像信号を書込む。画像読取動作が完了すると、ステーションAは転送終了コマンドを発行し、A～Dの各ステーションはプリントアウト動作に入る。

【0149】同様の手順によって、A～Dのどのステーションのリーダ部上に原稿がある場合でも、そのステーションの操作パネルを操作することにより、複数ステーションを利用した出力を得ることが可能である。

【0150】次に、IPUなどの外部I/F装置を介して、重連システムのステーションへ接続されたホストコンピュータからの出力を、複数のステーションを用いて出力する際の手順を説明する。

【0151】コンピュータ1009は、IPU1008を介して重連システムに接続されたすべてのステーションの状態を知ることができ、その状態に応じて使用するステーション、コピー枚数や記録紙などを設定して、画像信号をIPU1008へ転送する。

【0152】IPU1008は、これらの設定を接続されているステーション（図28においてはステーションA）へ通知する。この通知を受信したステーションAは、使用される他のステーションに対してプリントスタートコマンドを発行する。プリントスタートコマンドを受取った各

ステーションは、前述したリーダー部上の原稿の出力の場合と同様の手順によって、画像信号待ち状態になる。

【0153】ステーションAは、ビデオインタフェイス625の動作モードを前述したモード1（またはモード2, 11, 13, 14）などに切替えた後、IPU1008に対して画像を送るようにコマンドを発行する。IPU1008からの画像読出および他のステーションの画像書込に用いられる制御信号は、IPU1008に接続されたステーションAが生成するものを用いる。従って、IPU1008から読出された画像データは、ステーションAの画像メモリ617に書込まれると略同時に、他のステーションの画像メモリ617にも書込まれることになる。ステーションAは、画像書込み終了後、転送終了コマンドを発行し、各ステーションでプリントアウト動作が開始される。

【0154】前記の何れの場合においても、使用するステーションに選ばれなかったステーションに対しても、プリントスタートコマンドは発行される。選ばれなかったステーションにおいては、ビデオインタフェイス625を切替えて、選択されたステーションへ画像信号が届くようにする。つまり、プリントスタートコマンドには転送元アドレスと転送先アドレスが含まれているので、これと自身のアドレスとを比較することによって、ビデオインタフェイス625をどのように切替えればよいか判断することができる。なお、選ばれなかったステーションには、例えば、「コピー枚数0」を含んだプリントスタートコマンドを送ることによって、プリント動作などを行わせないことができる。

【0155】また、単独でコピー動作を行っている重連システムに接続されたステーションは、重連システムのシリアル通信による割込みをマスクして、該ステーションがマスタである場合は、自身のステータス転送コマンドと各スレーブステーションに対するステータス要求コマンドとを所定時間おきに発行し、該ステーションがスレーブである場合は、自身のステータス転送コマンドのみを所定時間おきに発行する。こうすることにより、コピー動作中に不必要な割込処理が発生することを防ぐとともに、他のステーションに対して自身のステータスを知らせることが可能になる。そして、単独のコピー動作が終了すれば、再び、重連システムのシリアル通信による割込みを許可し、マスタステーションが発行するステータス要求コマンドに対して、ステータス転送コマンドを発行する処理に復帰する。

【0156】以上の説明は、四つのステーションを用いて、同一画像をプリントアウトする場合について説明したもので、Ns=4個のステーションを一つのグループに統合して重連システムとして動作させた場合であるが、一つのグループに統合可能なステーション数Nsは任意である。従って、一般にNs(≧2)個のステーション中のG1(G1Ns)個を第一のグループに指定して重連動作させ、同様にG2(G2Ns)個を第二のグループに指定し、以下同様に

順次組織化し、最後に残ったGm(GmNs)個のステーションを第Mのグループに指定して、M組のグループを組織して重連動作させることにより、M種の画像出力を並列に実行可能なシステムを提供できる。勿論、Ns個のステーションすべてを組織化しなくともよいし、Ns個のステーションの一部を一つまたは複数グループを組織して、グループ毎に重連動作させて、残りのステーションは組織化せずに単独動作させることも有用である。

【0157】〔動作手順〕次に、本実施例における編集処理および重連設定における動作手順を説明する。

【0158】図33は本実施例の動作手順の一例を示すフローチャートで、複写動作が指示された場合に図示しないCPUによって実行されるものである。

【0159】まず、ステップS1で編集処理を行うか否かを決定し、行うときはステップS2で色変換処理か、ステップS3でペイント処理か、ステップS4でフリーカラー処理かを決定する。また、編集処理を行わない場合はステップS5へ進む。

【0160】編集処理を行う場合、ステップS2で色変換処理を行うと決定した場合はステップS21で色変換条件を設定し、ステップS3でペイント処理を行うと決定した場合はステップS31でペイント条件を設定し、ステップS4でフリーカラー処理を行うと決定したときはステップS41でフリーカラー条件を設定した後、ステップS5へ進む。なお、これらの条件設定の詳細については後述する。

【0161】続いて、ステップS5で重連動作を行うかを決定し、行うときはステップS6で重連データ、例えばどのステーションから出力するかなどの設定を行う。続いて、ステップS7で出力条件、例えば倍率や記録紙の選択などの設定を行い、ステップS8でコピースタートボタンが押されるのを待ち、同ボタンが押されるとステップS9で複写動作を実行する。

【0162】このときの重連動作としては、編集処理条件に基づいて、下記の何れかを選択する。なお、前述したように、RGB系の画像編集処理は例えば色変換処理であり、YMCK系の画像編集処理は例えばフリーカラー処理やペイント処理などである。

- | | |
|-----------------------|-------------|
| (1) 重連かつRGB編集処理 | →RGBでデータ転送 |
| (2) 重連かつRGBかつYMCK編集処理 | →YMCKでデータ転送 |
| (3) 重連かつYMCK編集処理 | →YMCKデータで転送 |

【0163】さらに、RGBデータ転送のときは黒文字の検出および処理は各ステーションで施され、YMCKデータ転送のときはマスタステーションで黒文字の検出および処理が施された画像信号が線数信号とともに転送される。

【0164】図34は色変換条件を設定する処理の詳細例を示すフローチャートである。ステップS22でオペレータによって処理領域、つまり全面あるいはエリアの選択が行われ、エリア処理の場合はステップS23でオペレ

33

ータによって処理エリアが指定され、指定されたエリアに応じたエリア信号が領域信号生成部619で生成される。続いて、ステップS24でオペレータによって変換前の色が指定され、ステップS25でオペレータによって変換後の色が指定され、色変換部605にセットされた後、図33に示した親ルーチンへ戻る。

【0165】図35はペイント条件を設定する処理の詳細例を示すフローチャートである。ステップS32でオペレータによって処理エリアが指定され、指定されたエリアに応じたエリア信号が領域信号生成部619で生成される。ステップS33でオペレータによってペイント色が指定され、フリーカラーペイント部613にセットされた後、図33に示した親ルーチンへ戻る。

【0166】図36はフリーカラー条件を設定する処理の詳細例を示すフローチャートである。ステップS42でオペレータによって処理領域、つまり全面あるいはエリアの選択が行われ、エリア処理の場合はステップS43でオペレータによって処理エリアが指定され、指定されたエリアに応じたエリア信号が領域信号生成部619で生成される。続いて、ステップS44でオペレータによってフリーカラー色が指定され、フリーカラーペイント部613にセットされた後、図33に示した親ルーチンへ戻る。

【0167】以上説明したように、本実施例によれば、重連システムに接続された各リーダプリンタが、画像信号を一括同時に転送する系と面順次に転送する系とを有することにより、黒文字処理と画像編集処理の両立を図ることができるなど、重連システムにおいて最小のハード規模で最大のパフォーマンスを得ることができる。

【0168】また、本発明における特定処理とは、黒文字処理に限らず、他の処理、例えばエッジ強調やスムージングあるいは編集処理であってもよい。

【0169】なお、本発明は、複数の機器から構成されるシステムに適用しても、一つの機器からなる装置に適用してもよい。

【0170】また、本発明は、システムあるいは装置にプログラムを供給することによって達成される場合にも適用できることはいうまでもない。

【0171】

【発明の効果】以上説明したように、本発明によれば、最小のハードウェア規模で最大のパフォーマンスを得られる画像処理システムおよびその装置と方法を提供することができる。

【図面の簡単な説明】

【図1】本発明にかかる一実施例の画像処理システムを構成するデジタル複写機の概観図、

【図2】図1に示すポリゴンスキヤナ周辺の構成例を示す図、

【図3】図1に示すリーダ部のデジタル画像処理部の構成例を示すブロック図、

【図4】図3に示すバスセクタおよびその周辺部の構

34

成例を示すブロック図、

【図5】図3に示す色変換部の構成例を示すブロック図、

【図6】図3に示すフリーカラーペイント部の構成例を示すブロック図、

【図7】図3に示す黒文字検出部に含まれるエッジ検出部の構成例を示すブロック図、

【図8】図7に示す輝度算出回路の詳細な構成例を示すブロック図、

10 【図9】図7に示すエッジmin方向検出回路を説明するための図、

【図10】エッジ検出信号による画像の一例を示す図、

【図11】図3に示す黒文字検出部に含まれる彩度判定部の構成例を示すブロック図、

【図12】彩度信号Crを生成する特性の一例を示す図、

【図13】図3に示す黒文字検出部に含まれる文字太さ判定部の構成例を示すブロック図、

【図14】図13に示す文字/中間調検出回路の構成例を示すブロック図、

20 【図15】図13に示す網点領域検出回路の構成例を示すブロック図、

【図16】図15に示すエッジ方向検出回路のエッジ方向検出ルールの一例を示す図、

【図17】対向エッジ検出回路の対向エッジ検出のルールの一例を示す図、

【図18】図15に示すカウンタが信号EBAMIが'1'である画素の数をカウントするルールの一例を説明する図、

【図19】図13に示すエリアサイズ判定回路の構成例を示すブロック図、

30 【図20】注目画素が文字の一部である場合、その文字の太さによって信号PICK_FHの値が定まる様子を示す図、

【図21】図19に示すエンコードのエンコードルールの一例を示す図、

【図22】図19に示すZONE補正部の構成例を示すブロック図、

【図23】網点/中間調に含まれる文字を検出するアルゴリズム例を説明する図、

【図24】網点/中間調に含まれる文字を検出するアルゴリズム例を説明する図、

【図25】図3に示すLUTの変換テーブルの一例を示す図、

【図26】図3に示すビデオインタフェースの詳細な構成例を示すブロック図、

【図27】画像メモリユニット(IPU)の構成例を示すブロック図、

【図28】本実施例の重連システムの一部を示す図、

【図29】重連システムにおける画像信号の接続形態例を示す図、

50 【図30】重連システムにおけるシリアル通信線の接続

35

形態例を示す図、

【図 3 1】図30に示す各信号のタイミングチャート例、

【図 3 2】シリアル通信で使用する主なコマンドの一例を示す図、

【図 3 3】本実施例の動作手順の一例を示すフローチャート、

【図 3 4】色変換条件を設定する処理の詳細例を示すフローチャート、

【図 3 5】ペイント条件を設定する処理の詳細例を示すフローチャート、

【図 3 6】フリーカラー条件を設定する処理の詳細例を

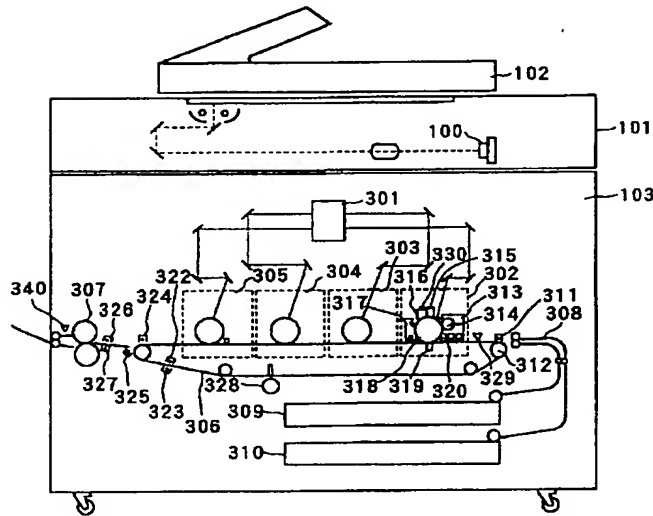
36

示すフローチャートである。

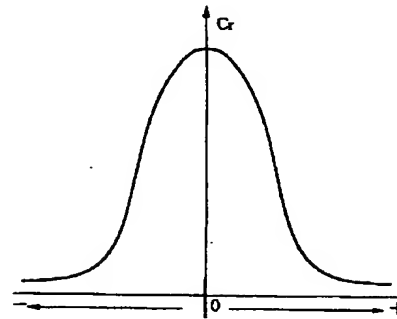
【符号の説明】

- 101 リーダ部
 103 プリンタ部
 605 色変換部
 606 セレクタ
 608 バスセレクタ
 609 黒文字検出部
 613 フリーカラーペイント部
 10 617 画像メモリ
 625 ビデオインタフェース

【図 1】



【図 1 2】

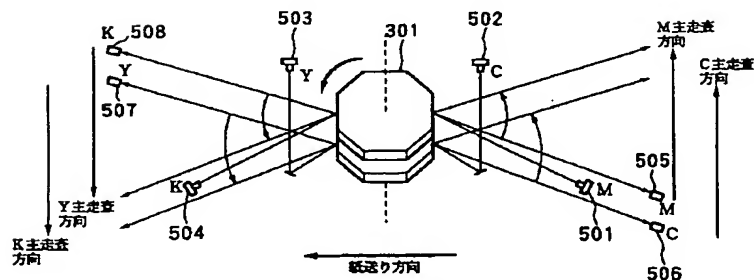


【図 1 7】

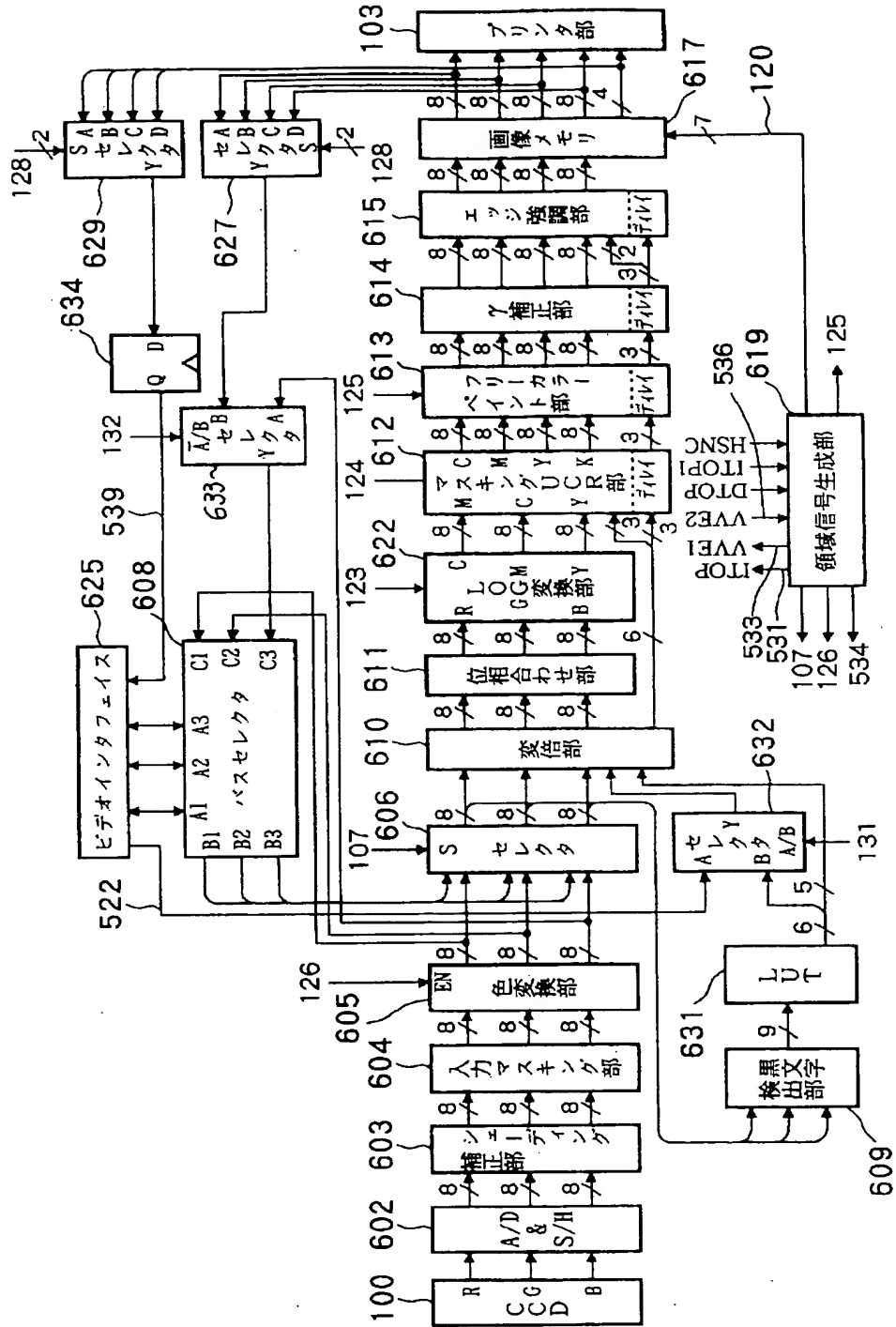
A11	A21	A31	A41	A51
A12	A22	A32	A42	A52
A13	A23	A33	A43	A53
A14	A24	A34	A44	A54
A15	A25	A35	A45	A55

注目画素を中心とした、周辺画素の
DIRAMの値

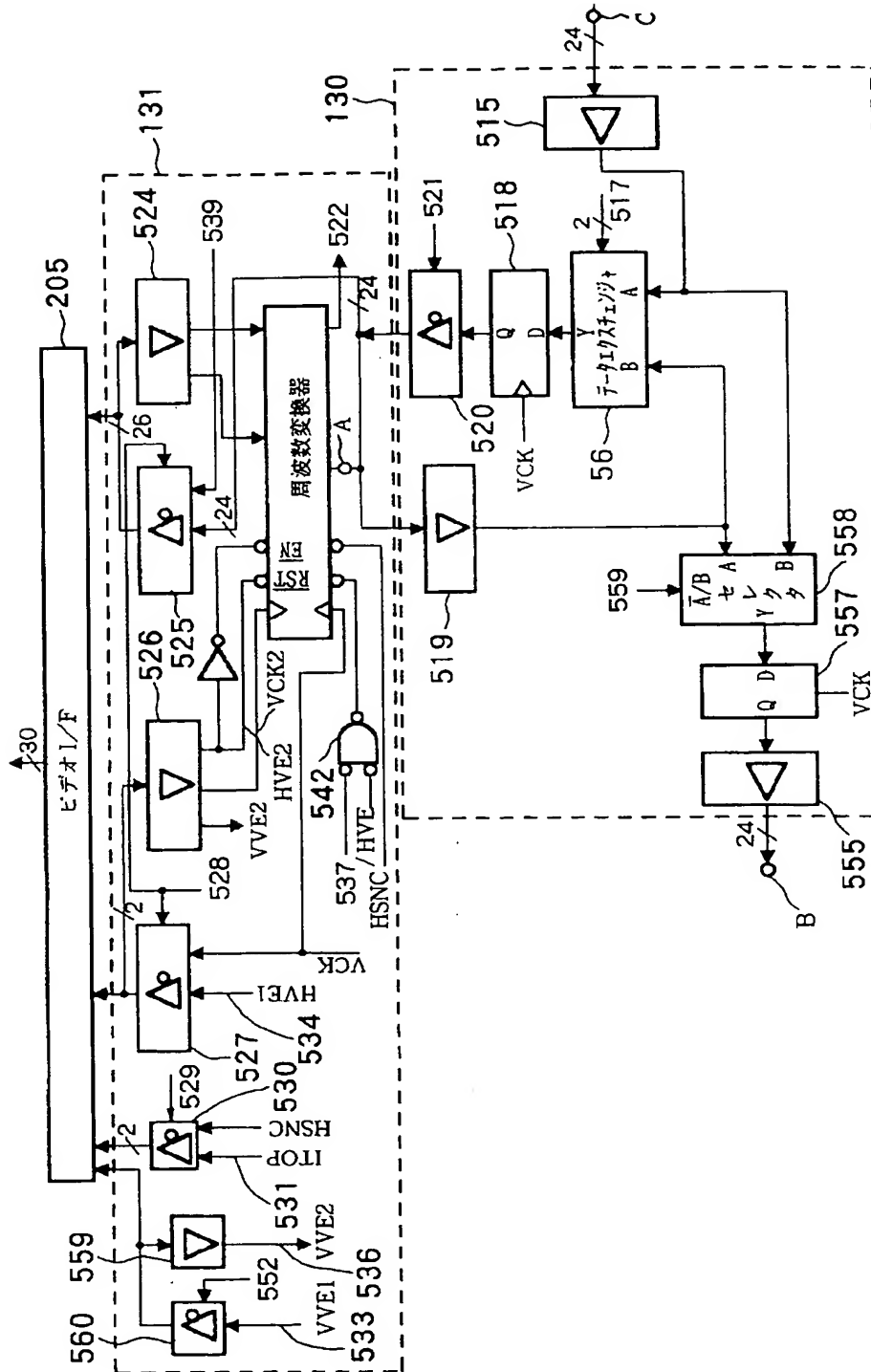
【図 2】



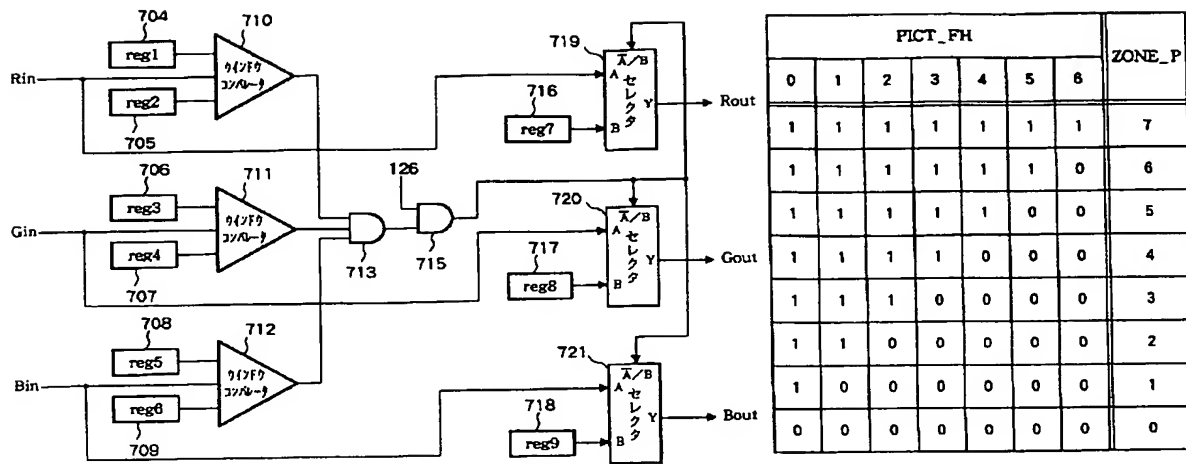
【図 3】



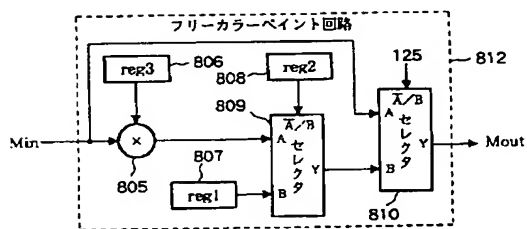
【図4】



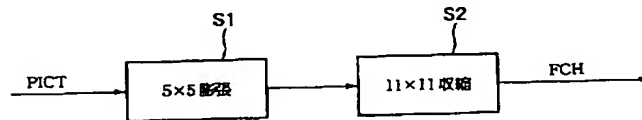
【図5】



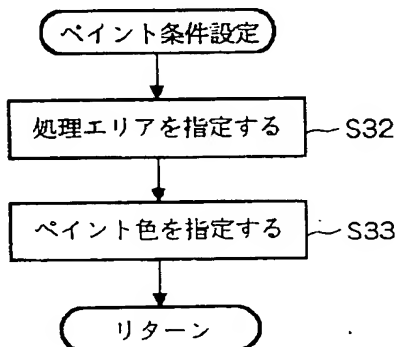
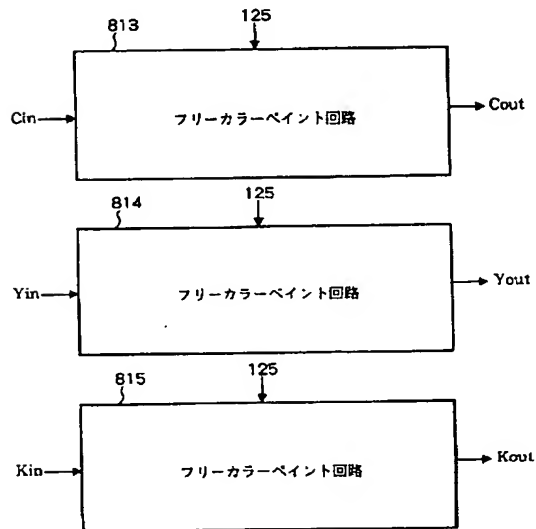
【図6】



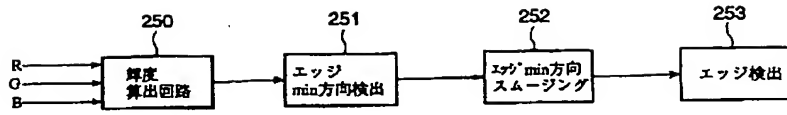
【図23】



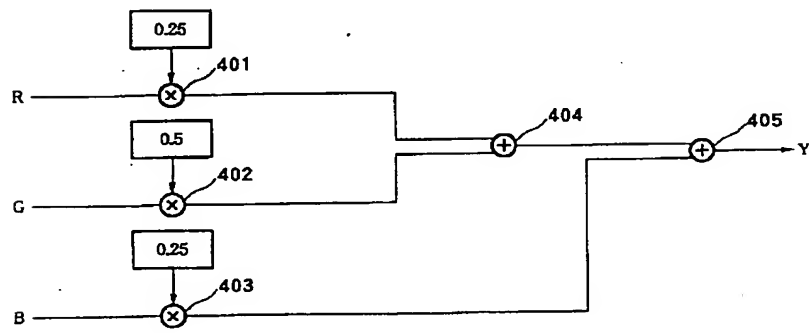
【図35】



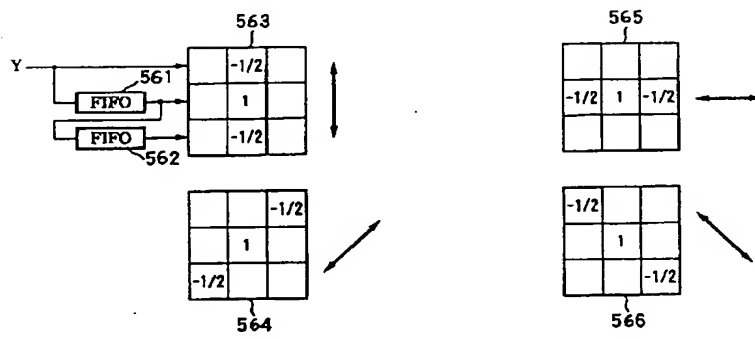
【図 7】



【図 8】



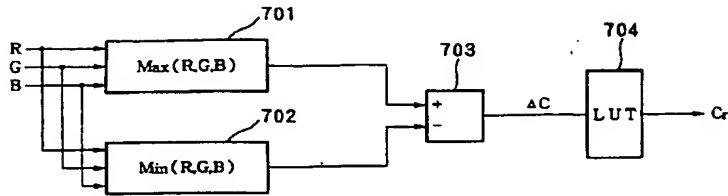
【図 9】



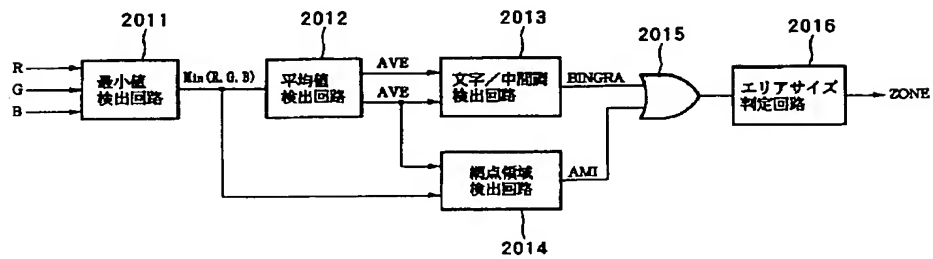
【図 10】



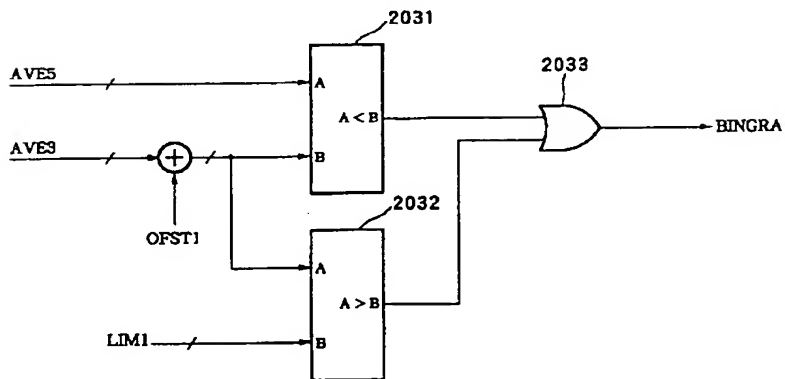
【図11】



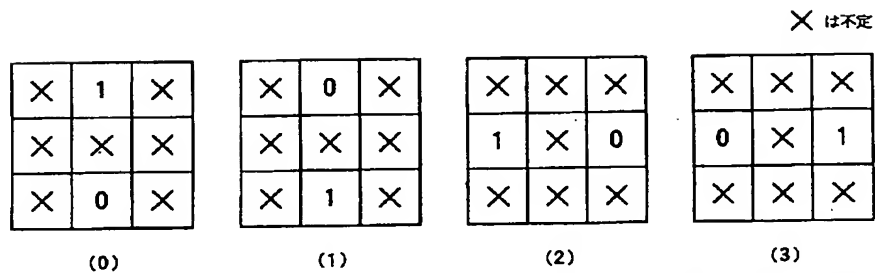
【図13】



【図14】

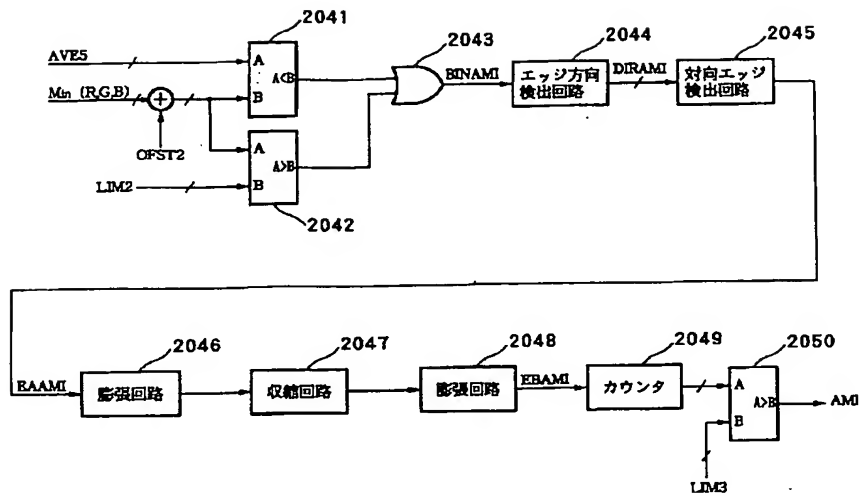


【図16】

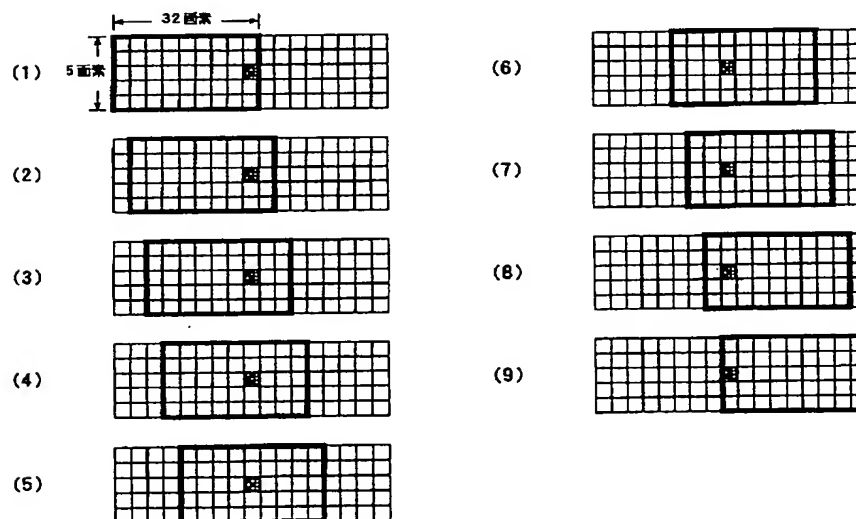


DIRAMIのビット0を'1'に DIRAMIのビット1を'1'に DIRAMIのビット2を'1'に DIRAMIのビット3を'1'に

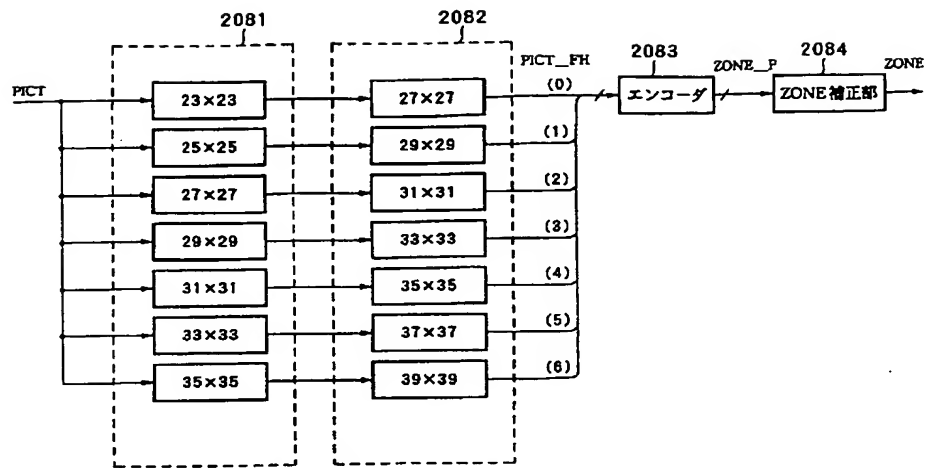
【図15】



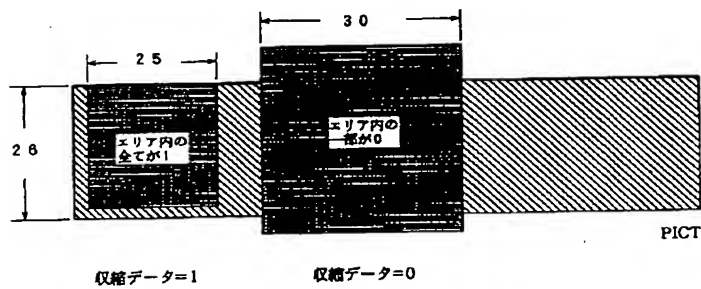
【図18】



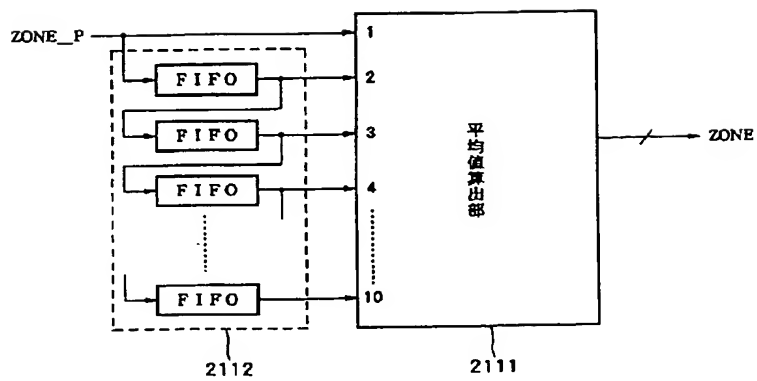
【図19】



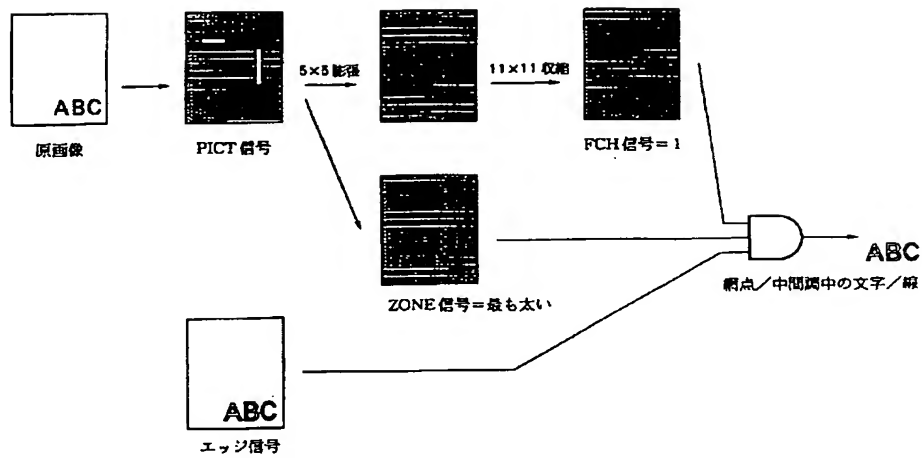
【図20】



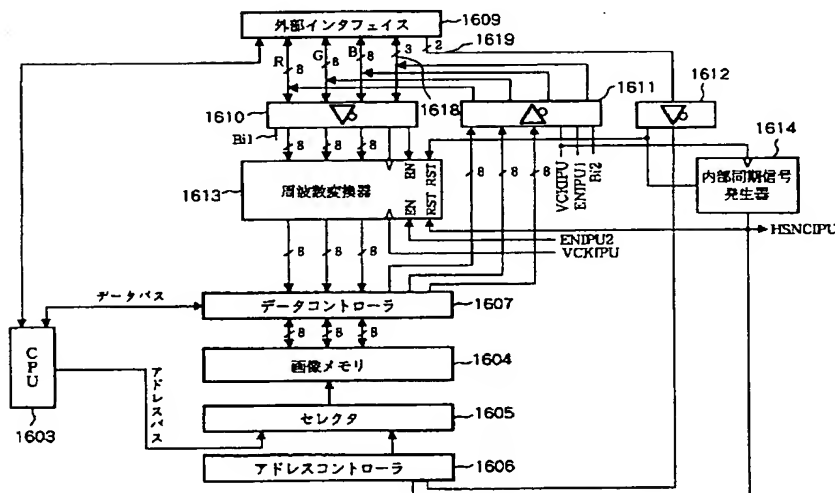
【図22】



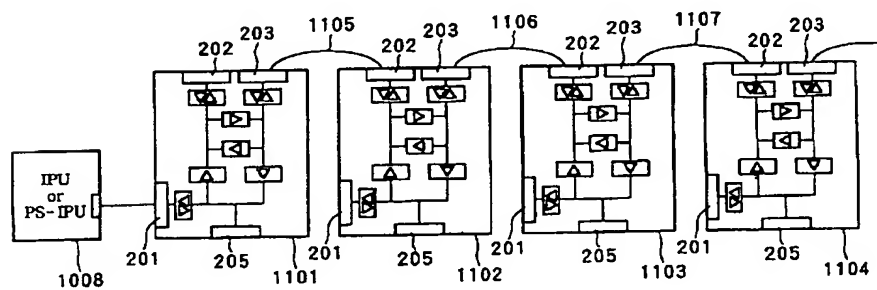
【図 24】



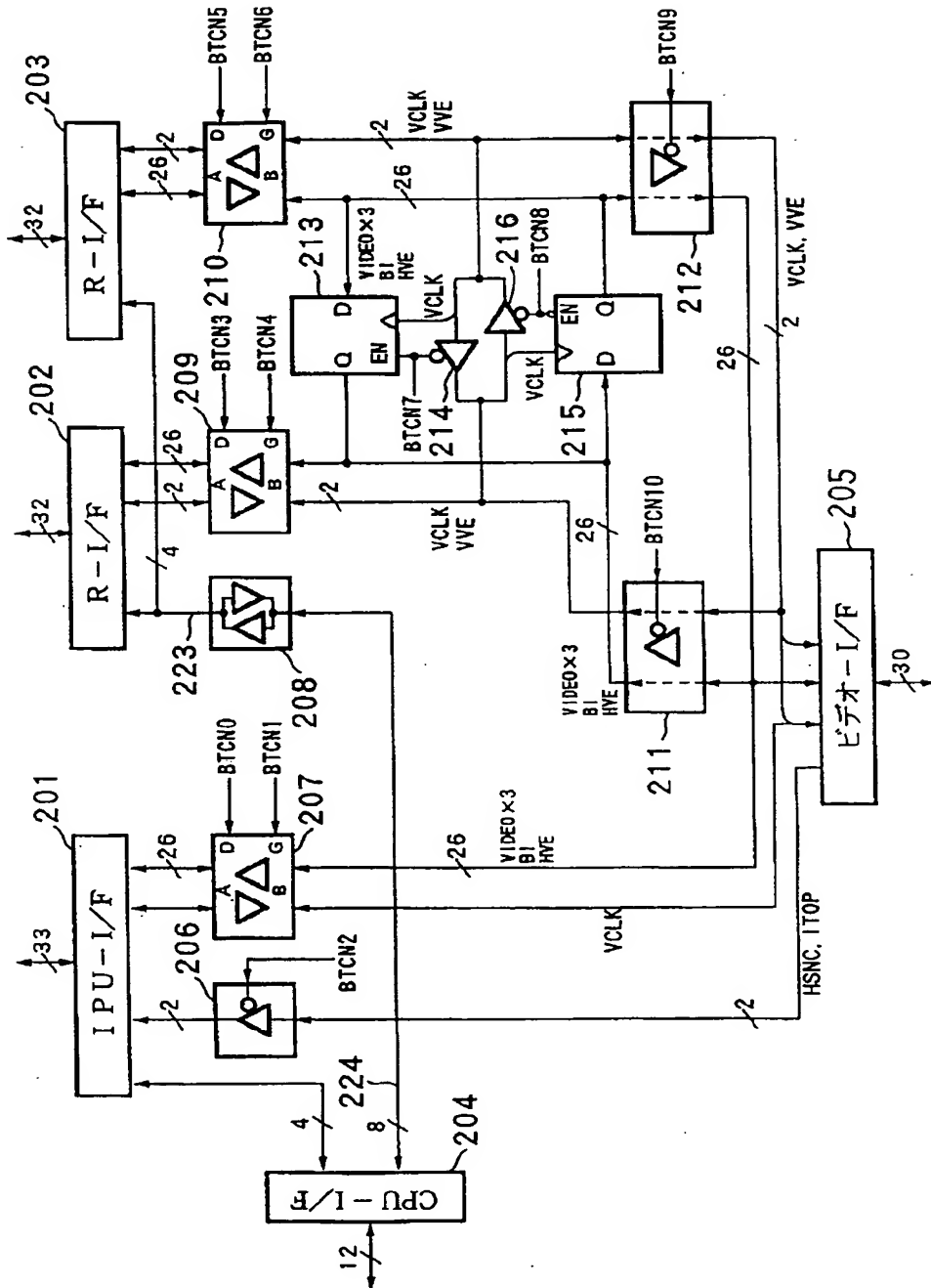
【図 27】



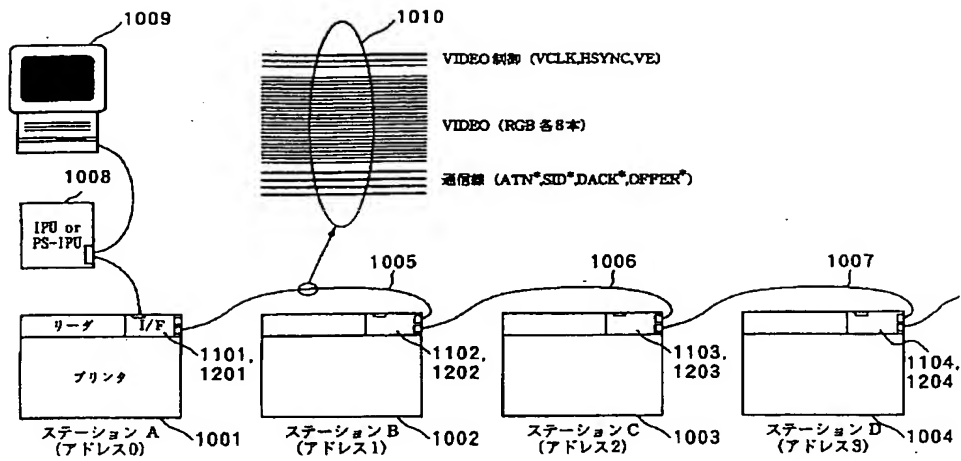
【図 29】



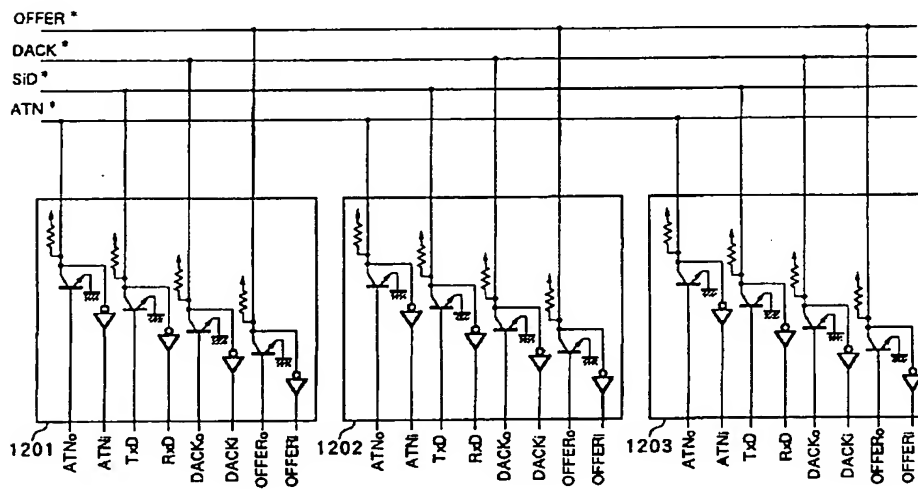
【図 26】



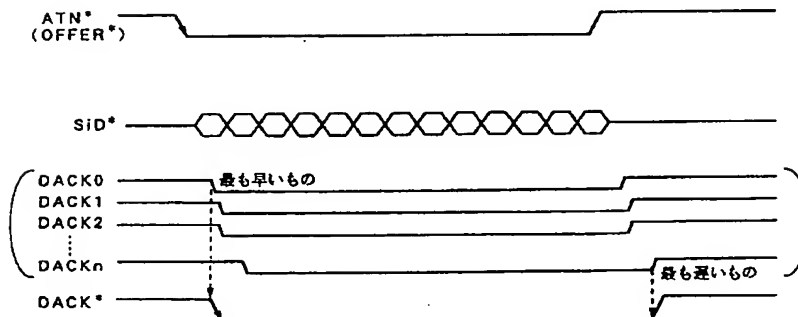
【図 28】



【図 30】



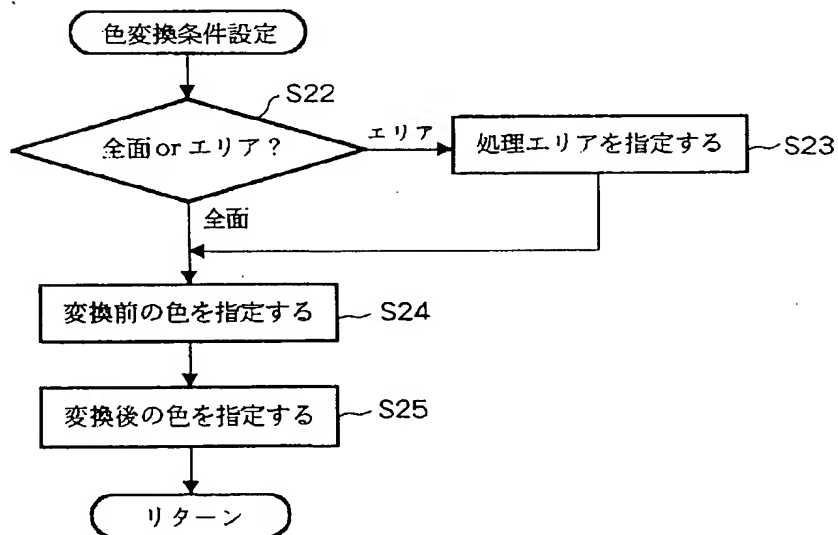
【図 31】



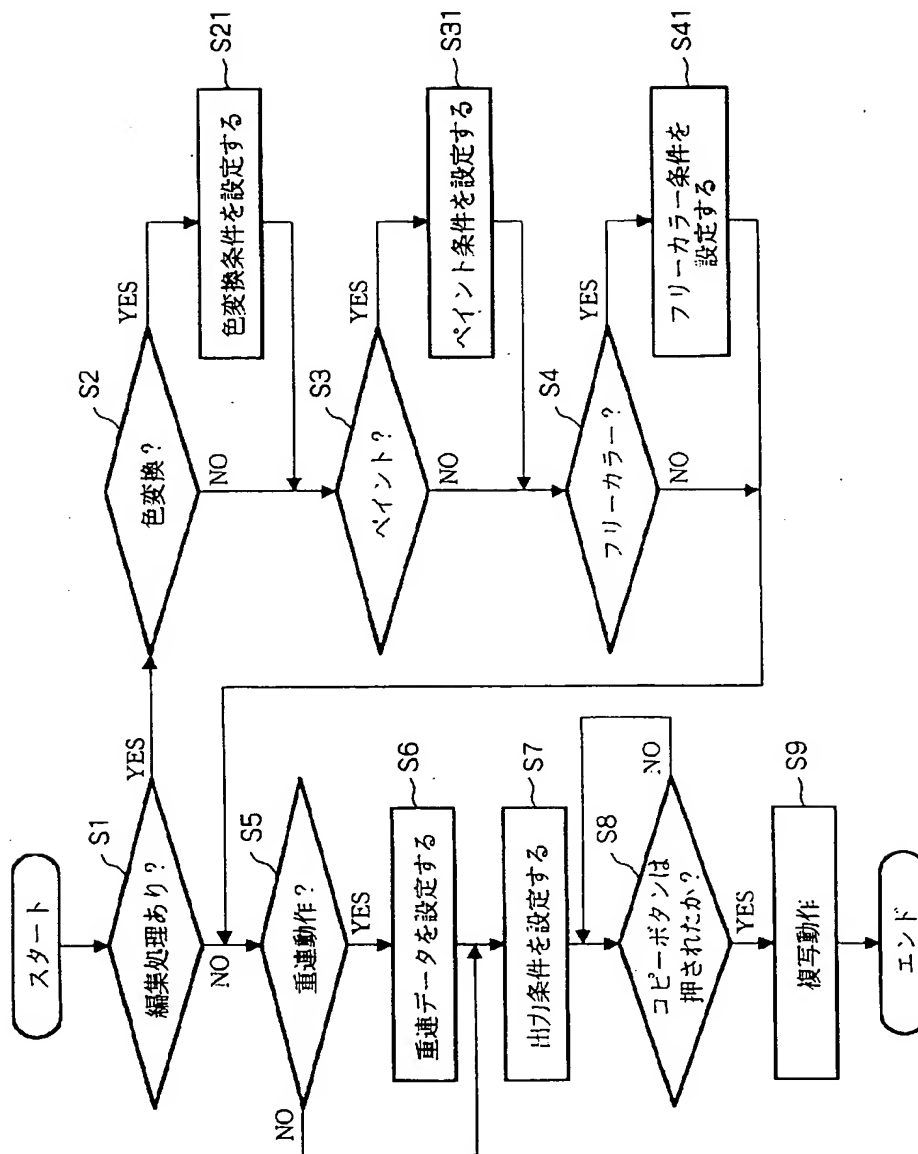
【図 3 2】

コード	コマンド	内 容
10	インタフェイスクリア	マスクが自分自身の初期化終了後に発行
01	プリントスタート	データの転送元が発行 転送元アドレス、転送先アドレス、 記録紙サイズ、枚数などが含まれる
03	ステータス要求	マスクが一定間隔で発行する 要求先アドレスを含む
05	ステータス転送	マスクの発行するステータス要求に応じて、 スレーブは一定時間以内にこのコマンドを発行する 自分のアドレスに就いてプリントステータスや エラーの有無などを含む
06	転送終了	データの転送元が転送終了後に発行

【図 3 4】



【図 33】



【図 36】

